

(19) Weltorganisation für geistiges Eigentum
Internationales Büro



(43) Internationales Veröffentlichungsdatum
3. Juli 2003 (03.07.2003)

(10) Internationale Veröffentlichungsnummer
WO 03/055058 A1

PCT

(51) Internationale Patentklassifikation⁷: H03F 3/217

(21) Internationales Aktenzeichen: PCT/AT02/00338

(22) Internationales Anmeldedatum:
5. Dezember 2002 (05.12.2002)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:
A 1935/2001 11. Dezember 2001 (11.12.2001) AT

(71) Anmelder und

(72) Erfinder: BIER, Günther [AT/AT]; Dresdner Strasse 49/5/4, A-1200 Wien (AT).

(74) Anwalt: KLIMENT, Peter; Singerstrasse 8, A-1010 Wien (AT).

(81) Bestimmungsstaaten (national): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NO, NZ, OM, PH, PL, PT, RO, RU, SD, SE, SG, SK, SL, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VN, YU, ZA, ZM, ZW.

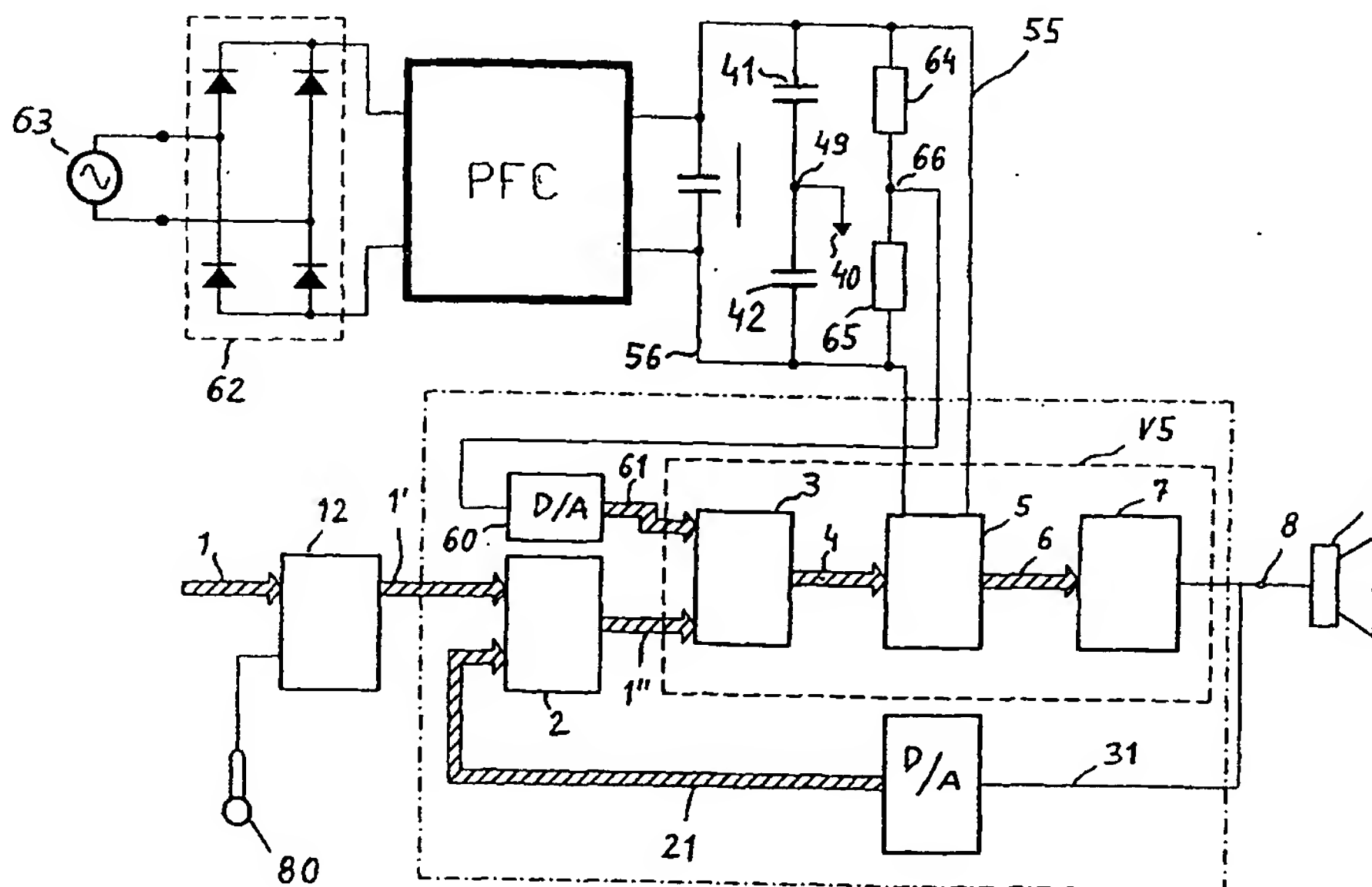
(84) **Bestimmungsstaaten (regional):** ARIPO-Patent (GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), eurasisches Patent (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), europäisches Patent (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, SI, SK, TR), OAPI-Patent (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

Veröffentlicht:
— mit internationalem Recherchenbericht

[Fortsetzung auf der nächsten Seite]

(54) Title: COMPENSATED, DIGITAL CLASS D AMPLIFIER

(54) Bezeichnung: KOMPENSIERTER, DIGITALER KLASSE-D VERSTÄRKER



(57) Abstract: The invention relates to a class D power amplifier for digital audio input signals, e.g. according to the I2S standard. The inventive power amplifier comprises a PFC voltage supply and an A/D converter for returning the output signal of the amplifier and the voltage supply. The amplifier is controlled by means of digital regulation loops.

[Fortsetzung auf der nächsten Seite]

WO 03/055058 A1



Zur Erklärung der Zweibuchstaben-Codes und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.

(57) Zusammenfassung: Klasse-D Leistungsverstärker für digitale Audioeingangssignale, z.B. nach I2S Standard, der eine PFC-Spannungsversorgung, A-D Wandler zum Rückführen des Ausgangssignals des Verstärkers und der Versorgungsspannung umfasst. Der Verstärker wird durch digitale Regelschleifen gesteuert.

KOMPENSIERTER, DIGITALER KLASSE-D VERSTÄRKER

Die Erfindung bezieht sich auf ein Verfahren zur Erzeugung einer leistungsstarken, einem Eingangs-Datenstrom, z.B. im I2S Format, folgenden, Wechselspannung gemäß dem Oberbegriff des Anspruches 1, sowie auf eine Einrichtung zur Durchführung des Verfahrens.

Im Consumer Audio Bereich beispielsweise, wird die Leistung für die Lautsprecher über entsprechend voluminöse Kupferdrähte übertragen. Nebst hoher Kosten wirken diese Kabel auch als Sendeantennen hochfrequenter Störungen, wenn schaltende Verstärker, sogenannte D-Verstärker, eingesetzt werden. Innerhalb eines größeren fortschrittlichen Konzeptes wird ein D-Verstärker, dem ein digitaler Datenstrom via Lichtleiter zugeführt wird, in das Gehäuse des Lautsprechers eingebaut. Der D-Verstärker eines solchen Lautsprechers wird mittels eines Netzanschlusses versorgt, und muss sich elektromagnetisch mit der Umgebung auch strenge Normen bezüglich der Netzurückwirkung erfüllen.

Bei bekannten derartigen Lösungen ist stets eine Umsetzung des Eingangs-Datenstroms in ein analoges Signal vorgesehen, das dann verstärkt und das verstärkte Signal anschließend wieder in ein digitales Signal umgesetzt wird. Dabei ist aber ein Qualitätsverlust aufgrund der mehrmaligen Umsetzung nicht zu vermeiden.

Außerdem ist der Wirkungsgrad nicht schaltender Analogverstärker mit ca. 50% relativ gering. Mit leistungselektronischen, bzw. schaltenden Verstärkern werden dagegen derzeit bereits über 90% erreicht. Beim D-Verstärker wird eine am Eingang anliegende Analogspannung mit einer festen Frequenz, der Schaltfrequenz des D-Verstärkers, Pulsweiten (PWM-) moduliert. Diese PWM-Spannung wird in der PWM-Endstufe des D-Verstärkers durch das abwechselnde Ein- und Ausschalten von Transistoren mit einem hohen Wirkungsgrad verstärkt. Die Filtergröße eines D-Verstärkers wird von der unteren Hörschwelle (15 Hz) bestimmt. Der Wirkungsgrad wird wesentlich von der Schaltfrequenz beeinflusst. Die Schaltfrequenz hat ein Vielfaches der oberen Hörschwelle (20 kHz) zu betragen.

Das Spektrum der verstärkten PWM-Spannung weist naturgemäß einen hohen schaltfrequenten Anteil und hohe Oberschwingungsanteile auf, die nun entsprechend vollständig aus dieser wieder herausgefiltert werden müssen, um an der Last eine leistungsstarke möglichst unverzerrte Analogspannung zu erhalten. Dabei ist es notwendig Pulsungenauigkeiten durch eine entsprechende Rückkopplung zu vermeiden.

D-Verstärker mit Analogeingang und passiven Filtern sind aus dem Stand der Technik bekannt. Die Phasendrehung eines Bandpassfilters und die komplexe Lautsprecherlast setzen der für niedrige Verzerrungen wünschenswerten kräftigen Gegenkopplung durch Instabilitäten sehr schnell enge Grenzen.

Ein weiteres Problem bei bekannten derartigen D-Verstärkern besteht auch darin, dass Gleichspannungsversorgungen, die im wesentlichen einen sinusförmigen Strom aus einem Netz entnehmen, sogenannte Leistungsfaktor-Korrekturschaltungen (im weiteren kurz PFC genannt), liefern wellige Gleichspannung, die einen erheblichen Rippelanteil, bzw. Welligkeit aufweist. Dabei weist die Welligkeit eine Frequenz die dem $2n$ -fachen der Frequenz des Netzes entspricht, wobei n die an eine Vollweg-

Gleichrichterschaltung angeschlossene Zahl der Phasen des Netzes bedeutet. Eine merkliche Welligkeit der Spannungsversorgung erschwert aber eine weitgehend verzerrungsfreie Verstärkung des Eingangssignals. Um die Welligkeit zu glätten sind DCDC-Stufen üblich, die jedoch einen relativ hohen schaltungstechnischen Aufwand erfordern.

Ziel der Erfindung ist es, diese Nachteile zu vermeiden und ein Verfahren der eingangs erwähnten Art vorzuschlagen, das eine Verstärkung bei sinusförmiger Stromaufnahme der Gleichspannungsversorgung aus dem Netz mit hohem Wirkungsgrad ermöglicht, wobei die verstärkte Spannung sehr genau dem Eingangs-Datenstrom entspricht.

Erfindungsgemäß wird dies bei einem Verfahren der eingangs erwähnten Art durch die kennzeichnenden Merkmale des Anspruchs 1 erreicht.

Durch die vorgeschlagenen Maßnahmen wird eine Umwandlung in ein analoges Signal vermieden und gleichzeitig sichergestellt, dass auch bei sinusförmiger Stromaufnahme der Gleichspannungsversorgung, bzw. bei einer erheblichen Welligkeit der an den D-Verstärker angelegten Gleichspannung das verstärkte Signal weitestgehend dem Eingangs-Datenstrom entspricht.

Die Ableitung des verstärkten Ausgangssignals kann nach einem beliebigen Algorithmus erfolgen. Zum Beispiel kann die Ableitung eines digitalen Signals aus dem verstärkten Ausgangssignal nach dem Algorithmus einer adaptiven Delta-Modulation, wobei auch ein überlagerter Algorithmus zur Reduktion der effektiven Schaltfrequenz vorgesehen sein kann, oder nach dem einer Advanced Puls Code Modulation erfolgen. Dabei stellen die oben angegebenen Algorithmen lediglich Beispiele dar.

Ein weiteres Ziel der Erfindung ist es, eine Vorrichtung zur Durchführung des erfindungsgemäßen Verfahren vorzuschlagen

Ausgehend von einer Vorrichtung gemäß dem Oberbegriff des Anspruches 2 werden daher die kennzeichnenden Merkmale des Anspruches 2 vorgeschlagen.

Durch die vorgeschlagenen Maßnahmen ergibt sich ein sehr einfacher Aufbau, wobei durch die digitale Regelschleife ein sehr genauer Abgleich der verstärkten Spannung mit dem Eingangs-Datenstrom sichergestellt ist. Dabei werden auch Schwankungen in der Gleichspannungsversorgung des D-Verstärkers erkannt und berücksichtigt.

Ohne die Zumischung des der Welligkeit der Gleichspannungsversorgung entsprechenden Signals zu dem Eingangssignal oder einem davon abgeleiteten Signal würde der Regler Schwankungen der Gleichspannungsversorgung erst nach der Durchlaufzeit der Signale durch die Vorrichtung bemerken, wobei gegebenenfalls auch Filter vorgesehen sind. Innerhalb der Durchlaufzeit würden daher alle Änderungen der Versorgungsspannung direkt als Amplitudenmodulation an die Last weitergegeben werden. Durch die vorgeschlagenen Maßnahmen ist sichergestellt, dass Änderungen der Versorgungsspannung der Verstärkerstufe entgegengewirkt wird. Dadurch kann der schaltungstechnische Aufwand bei der Spannungsversorgung gering gehalten werden, auch wenn diese einen im wesentlichen sinusförmigen Strom aufnimmt und daher nur eine geringe Netzurückwirkung verursacht. So kann daher mit einfachen PFC-Schaltungen das Auslangen gefunden werden.

Durch die Merkmale des Anspruches 3 ergibt sich der Vorteil, dass auch eine Anpassung an die Verhältnisse aus dem dem Stellglied nachgeordneten Bereich möglich ist. Dies ist z.B. bei Audioanlagen von Vorteil. So ist es möglich für die Beschallung einer Disco die mit steigender Besucherzahl eintretende Änderung der Dämpfung und damit Änderungen in der dem Stellglied, z.B. einem Lautsprecher, nachgeordneten Signalstrecke auszugleichen.

Durch die Merkmale des Anspruchs 4 sinken bei geringem digitalen Schaltungsaufwand die Anforderungen an die Energieversorgung.

Durch die vorgeschlagenen Maßnahmen können mit dem Regler auch Schwankungen der Versorgungsspannung des Leistungsteiles erfasst und ausgeregelt werden. Außerdem kann die Spannungsquelle einfacher aufgebaut sein und z.B. lediglich durch einen einfachen einer Gleichrichterschaltung nachgeschalteten PFC realisiert sein. Der Rechenaufwand für Komparator und Regler kann eher langsam im Mikroprozessor oder schnell in einem schaltungsprogrammierbaren IC in einer fest verdrahteten Rechenschaltung realisiert sein. Bei den hohen Wandlungsgeschwindigkeiten heutiger AD-Wandler (z.B. 90MHz) ist im letzteren Fall bereits jetzt eine ausreichend kleine Schleifendurchlaufzeit realisierbar, sodass dann auch mit dieser Reglerstruktur eine Pulsmusterkorrektur erfolgt.

Sollen auch Filterverzerrungen ausgeregelt werden, ist das Problem der Phasendrehung zu lösen. Dies geschieht in der Regelschleife nach Anspruch 5.

Mittels eines Zeitgliedes, das in Digitaltechnik sehr leicht auszuführen ist, kann die Phasendrehung kompensiert werden. Dem Regler wird dabei der Sollwert um die Filterlaufzeit verzögert mitgeteilt, sodass er zeitgleich mit der rückgekoppelten digitalisierten Ausgangsspannung eintrifft. Dadurch arbeitet der Regler stabil.

Bekannt sind Verfahren, wo Filterverzerrungen in Kauf genommen werden und eine schnelle Regelschleife zur Pulsmustererzeugung vorgesehen ist, die ein analoges Eingangssignal benötigt.

Durch die Merkmale des Anspruches 6 ist es möglich ein Pulsmuster zu erzeugen, wobei der digitale Eingangsdatenstrom mit hoher Kongruenz zu einer leistungsstarken PWM-Ausgangsspannung verarbeitet wird, und auf

eine qualitätsreduzierende digital/analog-Wandlung verzichtet werden kann.

Für hohe Qualitätsansprüche sind eine hochwertige Energieversorgung und ein entsprechend aufwendiger D/A-Wandler (Filter) nötig.

Allerdings bemerkt der Regler Schwankungen der Versorgungsspannung erst nach der Durchlaufzeit des D/A-Wandlers oder Filters. Innerhalb der Durchlaufzeit werden alle Änderungen der Versorgungsspannung direkt als Amplitudenmodulation an die Last weitergegeben, was sich in einer unzureichenden Supply Voltage Rejection (SVR) äußert.

Vorteilhaft erscheinen Kombinationen mehrerer Regelschleifen nach den Ansprüchen 7 bis 9.

So ergeben sich durch die Merkmale des Anspruches 7 Einsparungen bei der Energieversorgung und durch die Merkmale nach dem Anspruch 8 ergeben sich Einsparungen beim D/A-Wandler.

Besonders vorteilhaft ist es, die Merkmale des Anspruches 9 vorzusehen, durch die sich Einsparungen bei der Energieversorgung und D/A-Wandler ergeben.

Akzeptable Ergebnisse werden derzeit mit einem Gegenkopplungsnetzwerk zum Ausgleich der Schaltzeitfehler und komplexen, toleranzempfindlichen und notwendigerweise mehrstufigen Filtern und einer entsprechend hohen Schaltfrequenz erzielt. Die schnelle innere Regelschleife zur Pulsmusterkorrektur der Verstärkerstufe erfordert bisher ein Analogsignal beziehungsweise die D/A-Wandlung eines digitalen Eingangsdatenstromes. Die erforderliche Schaltfrequenz von weit über 100 kHz und die damit verbundenen schnellen Kommutierungsvorgänge in der Verstärkerstufe erschweren die Einhaltung der seit dem 2. Jänner 1996 für alle im EWR-Raum in Umlauf gebrachten Produkte verbindlichen Normen, insbesondere der EN 50081 bezüglich der Störemissionen von elektromagnetischen Feldern.

Durch die Merkmale des Anspruches 10 oder 11 kann der D-Verstärker bei zumindest gleicher Qualität des Ausgangssignals gegenüber der einstufigen Lösung, z.B. aufgrund der phasenversetzten Taktung von n parallel geschalteten Leistungsteilen 5, mit dem n -tel der Schaltfrequenz betrieben werden. Die Schaltvorgänge können ohne Qualitätseinbußen langsamer ablaufen. Dadurch wird die elektromagnetische Verträglichkeit erhöht. Die Schaltverluste steigen, der Wirkungsgrad bleibt hoch verglichen mit dem A-Verstärker. Bei höheren Leistungen (derzeit etwa bei 5 kW aufwärts) können aufgrund der reduzierten Schaltfrequenz auch Entlastungsschaltungen zum Einsatz kommen, wodurch die Leistungsdichte (pro Volumen der Leistungsteile übertragbare Leistung) erhöht wird.

Außerdem können die Vorteile genützt werden, die sich durch eine Zusammenschaltung mehrerer D-Verstärkerstufen ergeben, ohne die Rechenleistung der digitalen Regeleinheit um das entsprechend Vielfache zu erhöhen. Dabei können die Verstärkerstufen relativ einfach aufgebaut sein.

Die Erfindung wird nun anhand der Zeichnung näher erläutert. Dabei zeigen:

Fig. 1 ein erstes Ausführungsbeispiel einer Verstärkeranordnung,

Fig. 2 bis 4 Ausführungsbeispiele einer Regeleinrichtung,

Fig. 5 bis 8 verschiedene Ausführungsformen von Verstärkeranordnungen,

Fig. 9 ein weiteres Ausführungsbeispiel für eine erfindungsgemäße Vorrichtung,

Fig. 10 und 11 weitere Ausführungsbeispiele einer Regeleinrichtung,

Fig. 12 ein Ausführungsbeispiel für einen Leistungsteil einer D-Verstärkerstufe,

Fig. 13 schematisch einen Regler und

Fig. 14 ein weiteres Ausführungsbeispiel einer Verstärkeranordnung.

In allen Fig. sind digitale Datenströme mit schraffierten Balken und analoge Datenströme mit einfachen Strichen dargestellt.

Die Verstärkeranordnung, bzw. Vorrichtung nach der Fig. 1 weist eine Verstärkerstufe V5 auf, die näher in der Fig. 8 dargestellt ist, und die eine Regelschleife 2 oder einen Prädiktor 2' aufweist, die bzw. der Verstärkerstufe V5 vorgeschaltet ist, an die ein Stellglied 9, z.B. ein Lautsprecher, über eine Ausgangsklemme 8 angeschlossen ist.

Die Verstärkerstufe V5 weist im wesentlichen eine Reihenschaltung 3 eines Mischers 67, der aus einem von der Regelschleife 2 oder dem Prädiktor 12 kommenden Eingangsdatenstrom 1', wobei der Prädiktor 12 der Regelschleife 2 auch vorgeschaltet sein kann, und einem Datenstrom 61, der, wie noch erläutert werden wird, der Welligkeit einer Gleichspannungsversorgung eines D-Verstärkers 5 entspricht, einen Datenstrom 1" erzeugt, und eines Kodierers 68, der den Datenstrom 1" in einen digitalen Signalzug 4 umwandelt. Dieser Funktionsblock, bestehend aus dem Mischer 67 und dem Kodierer wird im weiteren als Mischer-Kodiererschaltung 3 bezeichnet. Dieser Schaltung 3 ist ein D-Verstärker 5 nachgeschaltet, der den digitalen Signalzug verstärkt und an einen D/A-Wandler 7 legt, der auch als eine Filterschaltung ausgebildet sein kann.

Die Regelschleife 2 ist über einen A/D-Wandler 20 und eine Leitung 31 mit der Ausgangsklemme 8 verbunden. Der der Regelschleife 2 vorgeschaltete Prädiktor 12 ist nicht unbedingt

erforderlich, wobei ein Eingang des Prädiktors 12 mit einem Signal beaufschlagt ist, das von einem Mikrofon 80 kommt. Dadurch können Veränderungen in einer einem mit der Vorrichtung verbundenen Stellglied, z.B. einem Lautsprecher 9, nachgeordneten Signalstrecke, z.B. einen vom Lautsprecher beschallten Raum, z.B. eine Disco, erfasst werden, die z.B. durch eine Änderung der Anzahl der in diesem Raum befindlichen Personen, bedingt sind. Eine größere Änderung der Anzahl der in einem beschallten Raum befindlichen Personen, verändert die Dämpfung und damit die Charakteristik der dem Lautsprecher nachgeordneten Signalstrecke.

Beispielsweise kann der Regelschleife ein Signal aus einer von einem als Stellglied 9 dienenden, in einer Disco aufgestellten Lautsprecher, bzw. aus der Disco selbst zugeführt werden. In diesem Fall können nicht nur allfällige durch die Verstärkerstufe V5 bedingten Verzerrungen ausgeregelt werden, sondern auch durch die nachgeordnete Strecke bedingte Verzerrungen und Einflüsse, wie z.B. die von der Zahl der im beschallten Raum befindlichen abhängigen Dämpfung.

Bei dieser Ausführungsform ist die Regelschleife 2 und der Prädiktor 12 der Verstärkerstufe V5 vorgeschaltet, sodass an dieser ein, gegenüber dem Eingangsdatenstrom 1, 1' veränderter Datenstrom 1" anliegt, der in Form von Datenwörtern mit einer vorgegebenen Anzahl von Bits vor- und an der Regelschleife 2, bzw. dem Prädiktor 12 anliegt.

Ein Prädiktor 12 benötigt höchstens zeitweilig eine Rückkopplung, sodass die Verbindung zwischen dem Mikrofon 80 und dem entsprechenden Eingang des Prädiktors 12 auch mittels eines nicht dargestellten Schalters zeitweilig unterbrochen werden kann. Der Prädiktor 12 bildet die inverse Funktion des Systemverhaltens z.B. mathematisch ab. Er kann auch aus einem sogenannten neuronalen Netz bestehen, das Lernfähigkeit aufweist, oder auch aus einer lernfähigen Zelle bestehen. Grundlagen und Theorie der neuronalen Netze, sowie deren Aufbau sind

aus der einschlägigen Literatur bekannt und stellen nicht Teil der Erfindung dar.

Der Vorteil eines Prädiktors 12 besteht in seiner Robustheit gegenüber Störungen, da er ohne ständige Rückkopplung auskommt und in den erweiterten Möglichkeiten, die sich insbesondere bei einem lernfähigen neuronalen Netz ergeben.

Allerdings kann ein Prädiktor das Rauschen eines zeitlich veränderlichen Systems, wie thermisches Driften, Schaltzeitjitter usw. nicht kompensieren. Das zeitlich unveränderliche Übertragungsverhalten einer Regelstrecke wird mittels zumindest zeitweiliger Rückkopplung realisiert.

Dazu benötigt die Regelschleife 2 beständig die Rückführung des vom Punkt 4' abgegriffenen Signals oder eines vom Punkt 6' abgegriffenen verstärkten und über den Abschwächer 10 abgeschwächtes Signal 11. (Fig. 5)

Bei der Schaltung nach der Fig. 1 kann die Regelschleife 2 verschieden gestaltet sein, wobei in den Fig. 2 bis 4 verschiedene Beispiele dargestellt sind.

Bei der Ausführungsform nach der Fig. 1 ist zur Energieversorgung des D-Verstärkers 5 ein, an ein Netz 63 angeschlossener Vollweg-Gleichrichter 62 vorgesehen, der dem Netz 63 einen im wesentlichen sinusförmigen Strom entnimmt. Diesem Gleichrichter 62 ist eine Leistungsfaktor-Korrekturschaltung PFC nachgeschaltet, der die Versorgungsleitungen 55, 56 des D-Verstärkers 5 versorgt.

An diese beiden Versorgungsleitungen 55, 56 sind Kondensatoren 41, 42 angeschlossen, die beide mit Masse 40 verbunden sind. Weiters ist an die Versorgungsleitungen 55, 56 ein Spannungsteiler 64, 65 angeschlossen, dessen Mittelabgriff 66 über eine Leitung 59 mit einem A/D-Wandler 60 verbunden ist, dessen Datenstrom 61 dem Mischer 67 der Mischer-Kodierschaltung 3 zugeführt wird.

Schwankungen der, den D-Verstärker 5 versorgenden Gleichspannung gehen über den A/D-Wandler 60 und den Mischer 67 in die Steuerung des D-Verstärkers 5 ein. Dadurch wird vermieden, dass die Schwankungen der Versorgungsspannungen zu einer Amplitudenmodulation des verstärkten Signals führen.

Die Fig. 2 zeigt den prinzipiellen Aufbau einer ersten Ausführungsform R1 einer Regelschleife 2. Bei dieser Ausführungsform sind ein Regler 13, eine Kodiereinrichtung 16 und ein Pulsfehlerkomparator 14 vorgesehen. Dabei liegen an den Eingängen des Reglers 13 der Eingangsdatenstrom 1, oder der Eingangsdatenstrom 1' eines Prädiktors 12, sowie das Ausgangssignal 17 des Kodierers 16 an. Dieser wandelt den vom Komparator 14 kommenden digitalen Signalzug 15 in einen Fehlerdatenstrom 17 um, der den Regler 13 beeinflusst.

Dabei wird dem Komparator 14 ein Ausgangssignal der Mischer-Kodierschaltung 3 und ein Signal 11 vom Abschwächer 10 (in der Fig. 2 nicht dargestellt) zugeführt, wobei der Abschwächer 10 vorzugsweise an den Punkt 6' der Verstärkerstufe angeschlossen ist. Bei dem Komparator 14 kann es sich vorzugsweise um eine XOR-Verknüpfung handeln. Bei der Kodiereinrichtung 16 kann es sich um einen zeitlich begrenzten Auf-Abwärtszähler handeln.

Der Regler 13 erzeugt aus dem Eingangsdatenstrom 1 oder dem Datenstrom 1' und dem Fehlerdatenstrom 17 einen Ausgangsdatenstrom 1". Die Datenströme 1" und 61, welcher letzterer den Schwankungen der Versorgungs-Gleichspannung des D-Verstärkers 5 entspricht, werden von der Mischer-Kodierschaltung 3 der Verstärkerstufe zu einem digitalen Signalzug 4 verarbeitet. Der Regler 13 kann dabei auch den Mischer 67 umfassen, wobei dann die Schaltung 3 lediglich einen Kodierer 68 umfasst.

Bei den hohen Wandlungsgeschwindigkeiten heutiger A/D-Wandler von z.B. 90MHz, ist die Schleifendurchlaufzeit des Reglers R1 ausreichend kurz, sodass qualitätssteigernd eine

Pulsmusterkorrektur vorgenommen werden kann. Änderungen der Versorgungsspannung des D-Verstärkers 5, bzw. Änderungen der Zwischenkreisspannung werden mittels des Datenstromes 61 des A/D-Wandlers 60 kompensiert.

Die Regelschleife R2 nach der Fig. 3 weist einen Komparator 19 und einen Regler 13 auf. Der Regler 13 und der Komparator 19 verarbeiten den Eingangsdatenstrom 1, 1' und den digitalen Ist-Datenstrom 21, den ein Wandler 20 liefert, der den digitalen Signalzug 6 in den Datenstrom 21 wandelt. Dabei erzeugt der Komparator 19 einen Fehlerdatenstrom 17 der dem Regler 13 zugeführt wird, der einen Datenstrom 1" erzeugt, der in der nachgeschalteten Verstärkerstufe verarbeitet wird, wie bereits anhand der Fig. 1 erläutert wurde.

Mit der Regelschleife R2 können auch Schwankungen der Versorgungsspannung des D-Verstärkers 5 erfasst und ausgeglichen werden. Dadurch kann die Spannungsquelle des D-Verstärkers 5 einfach aufgebaut werden. Der Rechenaufwand für den Komparator 19 und Regler 13 kann eher langsam im Mikroprozessor oder schnell in einer fest verdrahteten Rechenschaltung, z.B. einem schaltungsprogrammierbaren IC, realisiert sein, wobei auch eine Pulsmusterkorrektur möglich ist.

Die Regelschleife R3 nach der Fig. 4 unterscheidet sich gegenüber der Regelschleife R2 nach der Fig. 3 dadurch, dass dem Komparator 19 der Soll- bzw. Eingangsdatenstrom 1, 1' gegenüber dem Regler 13 über ein Zeitglied 22 zeitlich verzögert zugeführt wird und an dem Eingang des Wandlers 20, der analoge Signale in einen Ist-Datenstrom umwandelt, die Ausgangsspannung 31 einer oder mehrerer Verstärkerstufen anliegt.

Im Zeitglied 22 kann vorteilhafterweise eine Filtercharakteristik oder das Streckenübertragungsverhalten der nachgeschalteten Verstärkerstufe kompensiert werden. Aufgrund des Vergleiches der Datenströme 18, den das Zeitglied 22 liefert, und 21, den der Wandler 20 liefert, die gegenüber dem

Eingangsdatenstrom 1, 1' um die gleiche Zeit verzögert an den Eingängen des Komparators 19 einlangen, arbeitet der Regler 13 stabil. Die Regelung ermöglicht den Einsatz einfacherer Filter, bzw. D/A-Wandler am Ausgang der Verstärkerstufe. Die Rechenleistung für den Regler R3 erbringt ein Mikroprozessor.

Bei den Verstärkerstufen V2 bis V4 gemäß den Fig. 5 bis 7 und V6 nach der Fig. 9 wird der erforderliche Aufwand für die Energieversorgung und Verstärkung geringer auf Kosten eines erhöhten Aufwandes an leistungsschwacher Regelelektronik, die eine immer höher werdende Qualität der Ausgangsspannung an der Last, d.h. dem Stellglied 9 gewährleistet.

Die Verstärkerstufe V3 nach der Fig. 6 weist eine Regelschleife R3, eine Regelschleife R1, die Kodiereinheit 3, einen D-Verstärker 5, einen D/A-Wandler 7, einen Abschwächer 10 und einen Wandler 20 auf. Dabei ist an die Eingänge des Abschwächers 10 und des Wandlers 20 die Ausgangsspannung 6 rückgekoppelt. Das Signal 11 am Ausgang des Abschwächers 10 wird dem Regler R1 zugeführt. Der Wandler 20 erzeugt aus der Spannung 6 die Datenwörter des Ist-Datenstromes 21. Der Datenstrom 21 wird der Regelschleife R3 zugeführt. Die Regelschleife R3 erzeugt aus den Datenströmen 1 oder 1' und 21 den Datenstrom 1'', der der Regelschleife R1 zugeführt wird. In der Regelschleife R1 wird aus dem Datenstrom 1'' und dem Signal 11 der Datenstrom 1''' erzeugt, der von der Kodiereinheit 3 zum digitalen Signalzug 4 verarbeitet wird, der am Ausgang des D-Verstärkers 5 verstärkt als Spannung 6 anliegt.

Die Regelschleife R3 kann langsamer als die Regelschleife R1 ausgelegt werden und ermöglicht z.B. die Ausregelung von Schwankungen in den Versorgungsspannungen des D-Verstärkers 5 in Fig. 6.

Die Verstärkerstufe V2 nach der Fig. 5 unterscheidet sich von der Verstärkerstufe V3 nach der Fig. 6 dadurch, dass statt der Regelstufe R3 eine Regelstufe R2 vorgesehen ist. Der

übrige Aufbau der Verstärkerstufe V2 ist gleich jener der Verstärkerstufe V3.

Durch die Regelschleife R2 können auch Schwankungen der Versorgungsspannung des D-Verstärkers 5 erfasst und ausgeregelt werden. Dadurch kann die Spannungsquelle des D-Verstärkers 5 einfach aufgebaut werden. Der Rechenaufwand für den Komparator 19 und Regler 13 kann eher langsam im Mikroprozessor oder schnell in einer fest verdrahteten Rechenschaltung, z.B. einem schaltungsprogrammierbaren IC, realisiert sein, wobei auch eine Pulsmusterkorrektur möglich ist. Die Verstärkerstufe V4 in der Fig. 7 unterscheidet sich von der Verstärkerstufe V3 dadurch, dass zusätzlich eine Regelschleife R2 vorgesehen ist, die zwischen die Regelschleifen R3 und R1 geschaltet ist. Dabei ist die Ausgangsspannung der Verstärkerstufe V4 über den A/D-Wandler 20' an die Regelschleife R3 rückgekoppelt, der aus der Ausgangsspannung 31 einen Datenstrom 21' erzeugt.

Der Signalzug 6 ist einerseits über den Wandler 20, der aus dem verstärkten Signalzug 6 einen Datenstrom erzeugt, der an die Regelschleife R2 angelegt wird, die der Regelschleife R3 nachgeschaltet ist. Weiters ist der Signalzug 6 über einen Abschwächer 10, der einen Signalzug 11 erzeugt, an die Regelschleife R1 rückgekoppelt, die der Regelschleife R2 nachgeschaltet ist.

Die Regelschleife R3 regelt entsprechend der Ausgangsspannung 31 und verringert dadurch die Anforderungen an den Wandler 7. Das Zeitglied 22 der Regelschleife R3 kann in Digitaltechnik mittels eines Schieberegisters wesentlich einfacher und mit höherer Qualität ausgeführt werden, als in Analogtechnik ausgeführte, notwendigerweise mehrstufig ausgeführte Zeitglieder.

Die Funktionen und der Aufbau der einzelnen Regelschleifen R1, R2, R3 sind die gleichen, wie sie anhand der Fig. 2 bis 4 beschrieben wurden.

Bei der Anordnung von drei Regelschleifen R1, R2, R3 kann der Hardware-Aufwand gering gehalten werden. Dabei können durch die Rückführung der Ausgangsspannung auch Filterverzerrungen ausgeregelt werden, wodurch u.U. auf eine Filterstufe verzichtet werden kann. Außerdem können verschiedenste Filtercharakteristiken in einer digital arbeitenden Regeleinrichtung ohne wesentlichen Mehraufwand mitberücksichtigt werden.

Die Fig. 9 zeigt eine Verstärkerstufe V6, die einen Multiplexer 30, und eine Anzahl n von Verstärkerstufen aufweist, die gemäß den Verstärkerstufen V2 bis V5 ausgebildet sein können. Der Multiplexer 30 erzeugt aus dem Eingangsdatenstrom 1 eine Anzahl von n -Teilen von Datenströmen 1', wobei jeder Datenstrom 1' einer der Verstärkerstufen V2 bis V5, wobei zweckmäßigerweise jeweils gleiche Verstärkerstufen vorgesehen sind, zugeführt wird. Die Ausgänge der n Verstärkerstufen sind mit der Ausgangsklemme 8 verbunden und speisen die Ausgangsspannung 31. Das Stellglied 9, z.B. ein Lautsprecher, ist entweder über eine Leitung 34 direkt oder über ein zwischengeschaltetes Filter 33 an die Ausgangsklemme 8 der Verstärkerstufe V6 angeschlossen.

Bei der Ausführungsform nach der Fig. 9 kann der D-Verstärker bei zumindest gleicher Qualität des Ausgangssignals gegenüber der einstufigen Lösung, z.B. aufgrund der phasenversetzten Taktung von n parallel geschalteten D-Verstärkern 5 mit dem n -ten Teil der Schaltfrequenz betrieben werden. Die Schaltvorgänge können ohne Qualitätseinbußen langsamer ablaufen. Dadurch wird die elektromagnetische Verträglichkeit erhöht. Die Schaltverluste steigen, der Wirkungsgrad bleibt hoch, verglichen mit einem A-Verstärker. Bei höheren Leistungen von z.B. 5kW und mehr, können aufgrund der reduzierten Schaltfrequenz auch Entlastungsschaltungen zum Einsatz kommen, wodurch die Leistungsdichte pro Volumen der Leistungsteile übertragbare Leistung erhöht wird.

Bei der Ausführungsform nach der Fig. 10 ist einer Verstärkerstufe V6, die wie aus der Fig. 9 zu ersehen ist, mehrere D-Verstärker umfasst, ein Regler R2 oder R3 (Fig. 3, Fig. 4) vorgeschaltet, der den Eingangsdatenstrom 1 und den Ausgangsdatenstrom 21, der vom Wandler 20 erzeugt ist, zu Datenstrom 35 verarbeitet. Die Spannung an der Ausgangsklemme 8 der Verstärkerstufe V6 oder die Spannung an der Last 9 wird mittels eines Umschalters 36, der auch weggelassen werden kann, an den Eingang des Wandlers 20 rückgekoppelt.

Bei der Ausführungsform nach der Fig. 10 können die Vorteile, die sich durch die Zusammenschaltung mehrerer D-Verstärker ergeben genutzt werden, ohne dass die Rechenleistung der digitalen Regeleinheit um das entsprechende Vielfache erhöht werden muß. Dabei kann die Verstärkerstufe V6 aus einfachen Verstärkerstufen, z.B. Verstärkerstufen V5 (Fig. 1) aufgebaut sein.

Bei der Ausführungsform nach der Fig. 10 ist weiters ein Umschalter 32 vorgesehen, über den die Ausgangsklemme 8 wahlweise über ein Filter 33 oder direkt mit der Last 9 verbunden werden kann.

Bei der Ausführungsform nach der Fig. 11 ist einer Verstärkerstufe, bei der sich wahlweise um eine Verstärkerstufe V2, V3, V4, V5 oder V6 handeln kann, ein Prädiktor 12 vorgeschaltet, an dessen Eingang Signale eines Mikrofons 80 gelegt werden können, das z.B. in einem von der Last 9, bei der es sich um einen Lautsprecher handeln kann, beschallten Raum aufgestellt ist. Dabei ist der Verstärkerstufe ein Filter 33 nachgeschaltet.

Dabei kann auch der Einfluß jener Strecke erfasst werden, der der Last 9 nachgeordnet ist. Da der Prädiktor 12 das Verhalten der die Verstärkerstufe umfassenden Regelstrecke berücksichtigt, kann auf eine ständige Rückkopplung verzichtet werden.

Fig. 12 zeigt das Ausführungsbeispiel für den Leistungsteil 5. Der Leistungsteil 5 wird beispielsweise aus den Spannungsversorgungen 41, 42 und einer Halbbrückenordnung 43, 44 gebildet. Die Halbbrückenordnung ist aus einem Hauptschalter 50 und einer antiparallelen Freilaufdiode 51 und einem weiteren Hauptschalter 52 mit einer weiteren Freilaufdiode 53 gebildet.

Der Ausgang des Hauptschalters 50 ist über eine Leitung 54 mit dem Eingang des Hauptschalters 52 verbunden. Der Eingang des Hauptschalters 50 ist über die Versorgungsleitung 55 mit der Spannungsversorgung 41 und der Ausgang des Hauptschalters 52 ist über die Versorgungsleitung 56 mit der Spannungsversorgung 42 verbunden.

Die Spannungsversorgung 42 ist in Serie geschaltet. Die Leitung 57 ist am Knoten 49 mit der Leistungsmasse 40 verbunden. Zwei in Serie geschaltete Versorgungseinrichtungen 41, 42 werden mit der Halbbrückenordnung der Leistungsschalter 43, 44 belastet. Am Mittelpunkt 48 der Halbbrückenordnung liegt das Signal 6 an. Bezugspotential für die leistungsstarke Spannung 6 ist die Leistungsmasse 40, die am Verbindungspunkt 49 der Versorgungseinrichtungen 41, 42 angeschlossen ist. Der leistungsschwache Signalzug 4 wird der Treibereinrichtung 45 zugeführt. Ist das Signal 4 high, so wird der obere Schalter 43 mittels nicht invertierender Treibereinrichtung 47 ein- und der untere Schalter 44 mittels invertierender Treibereinrichtung 46 ausgeschaltet.

Die Spannung 6 oder 31 ist gegenüber der Masse 40 gleich der Ausgangsspannung der Versorgungseinrichtung 41. Ist das Signal 4 Low, so wird der Punkt 48 über den unteren Schalter 44 mit der Versorgungseinrichtung 42 verbunden. Die Spannung 6, 31 ist gegenüber der Leistungsmasse 40 gleich der negativen Ausgangsspannung der Versorgungseinrichtung 42. Der leistungsschwache Signalzug 4 liegt verstärkt auf den Pegeln der Versorgungseinrichtungen 41, 42 gegenüber der

Leistungsmasse 40 als leistungsstarke Ausgangsspannung 6 am Halbbrückenmittelpunkt 48 an.

Beim Leistungsteil 5 handelt es sich um eine Vorrichtung, z.B. realisiert mit den Leistungshalbleitern 43, 44 in Halbbrückenordnung, zur Herstellung von positiven und/oder negativen Spannungsimpulsen aus mindestens einer Spannungsquelle, z.B. 41, 42 in dem die Stromversorgung einer Last, z.B. an der leistungsstarken Ausgangsspannung 6, taktweise verlustarm unterbrochen und/oder umgepolt wird.

Der Wirkungsgrad schaltende Verstärker wird wesentlich von der Schaltfrequenz beeinflusst. Die Schaltverluste von FET-Leistungsschaltern steigen überproportional mit der Spannungsbeanspruchung. Mindestens eine mit geringer Frequenz arbeitende D-Verstärkerstufe V2 bis V5 einer Verstärkerstufe V6 liefert Leistung für die Basslautsprecher während die wesentlich kleineren Leistungen für die Hochtöner von einer anderen D-Verstärkerstufe V2 bis V5 der Verstärkerstufe V6 bereitgestellt wird, die mit wesentlich höherer Schaltfrequenz und kleinerer Versorgungsspannung arbeitet.

Fig. 13 zeigt beispielhaft die digitale Realisierung des Reglers R1. Die Datenwörter eines zugeführten Solldatenstromes 1, z.B. im i2s-Format, werden über z.B. den Wandler 100 und den Vorfilter 102, die auch als Decimation Filter ausgeführt sein können eventuell seriell dem Addierer oder Mischer 13 zugeführt. Der Mischer 13 besitzt einen Rück- oder Gegenkoppelungseingang dem der Fehlerdatenstrom 17 zugeführt wird und verarbeitet die Datenwörter der Eingangsdatenströme 1'; 17 zum Datenstrom 1''. Der Datenstrom 1'' wird von der Kodiereinrichtung 3 in den digitalen Signalzug 4 dergestalt umgewandelt, dass der über die Dauer einer Schaltperiode gemittelte Wert des Signalzuges 4 dem Datenstrom 1'' folgt. Der digitale Signalzug 4 wird von einem schaltenden Verstärker 5 (siehe auch Fig. 12) zu der leistungsstarken

Ausgangsspannung 6 verstärkt, wobei die Regeleinrichtung 13 die Schaltzeitfehler oder die Änderung der Form des Signalzuges 4 als Folge unterschiedlicher Schaltzeiten der Schalttransistoren 43, 44 des Leistungsteiles 5 kompensiert. Der digitale Signalzug 4, der dem Datenstrom 1'' entspricht, wird bei jeder steigenden Flanke des Clocksignales 110 vom D-Latch des Wandlers 100 übernommen. Der Wandler 100 wandelt beispielsweise die digitalen, dem Clocksignal 110 synchron Signalzüge des Solldatenstromes 1 im I2S-Format in einen parallelen oder seriellen Datenstrom 101 um, der von einem Vorfilter 102 in einen Datenstrom 1' anderer Auflösung und Synchronizität umgeformt wird.

Dieser Datenstrom 1' ist zu dem Taktsignal 140 synchron, beispielsweise 176kHz. Dies ist auch die Synchronizität des Kompensationsdatenstromes 17, der aus dem Vergleich des digitalen Signalzuges 4 mit der leistungsstarken Ausgangsspannung 6 gewonnen wird. Der Kompensationsdatenstrom 17 wird vom Summierer 111 erzeugt, der die vom Auf-Abwärtszähler 108 digitalisierten Werte der Pulsbreiten des Fehlersignals 15 vorzeichenrichtig addiert. Mit dem Zähler 108 lässt sich ein auf die Schaltperiode der Schaltfrequenz zeitlich begrenzter Integrator realisieren.

Die Schaltfrequenz des D-Verstärkers 5 wird vom Taktsignal 120 abgeleitet, das dem Zähler 104 der Kодиereinheit 3 zugeführt wird. Der Zähler 104 erzeugt den schaltfrequenten Takt 140, mit dem der Zähler 108 gesteuert bzw. rückgesetzt wird. Der Ausgangsdatenstrom 107 des Fehlerpulsbreitendigitalisierers 108 ist zum Takt 140 synchron. Das Fehlerpulsbreitensignal 15 wird vom Komparator 14, hier z.B. als XOR-Gatter realisiert, erzeugt, dem der digitale Signalzug 4 und die digitale Ausgangsspannung 11 vom Abschwächer 10 zugeführt wird, an den eingangsseitig die leistungsstarke Ausgangsspannung 6 rückgekoppelt ist. Das Signal 15 am Ausgang des XORs 14 ist nur in jenen Zeiten high,

in denen seine Eingänge, also das Signal 4 und die leistungsstarke Ausgangsspannung 6 unterschiedliche Zustände aufweisen. Die dem Takt 140 synchronen Datenströme 1' und 17 werden im Mischer 13 addiert, der den Datenstrom 1'' erzeugt.

Die Wörter des Datenstromes 1'' werden im Komparator 103 mit den Werten des Datenstromes 105, der vom Zähler 104 erzeugt wird, auf Gleichheit untersucht. Der Zähler 104 und das RS-Flip Flop 106 werden vom Takt 140 gesteuert (rückgesetzt). Mittels Zähler 104, Komparator 103, RS-Flip-Flop 106 und Takt 120 wird eine PWM-Modulation des Datenstromes 1'' vorgenommen.

Fig. 14 zeigt ein Ausführungsbeispiel für einen D-Verstärker mit sinusförmiger Stromaufnahme. Dabei ist der Gleichrichter 62, der eingangsseitig an das Netz 63 angeschlossen und ausgangsseitig mit dem Eingang des PFC verbunden ist. Der PFC regelt bei sinusförmiger Stromaufnahme den Mittelwert seiner Ausgangsspannung zwischen den Leitungen 55, 56, an denen der D-Verstärker 5 angeschlossen ist, der durch die D-Stufen 43, 44 gebildet ist. An den beiden Leitungen 55, 56 sind weiters ein Spannungsteiler 64, 65 und eine Reihenschaltung von Kondensatoren 41, 42 angeschlossen, wobei der Verbindungspunkt 49 der beiden Kondensatoren 41, 42, ebenso wie ein Anschluss des Verbrauchers 9, mit der Masse 40 verbunden ist. Der Ausgang 48 der D-Verstärkerstufen 43, 44 ist über eine Leitung 31 mit dem Eingang des D/A-Wandlers 7, der auch als Filter ausgebildet sein kann, und über eine Leitung 6 mit einem Abschwächer 10 verbunden, dessen Ausgang mit der Regelschleife R1 verbunden ist. Die Regelschleife R1 verarbeitet, wie bereits erläutert den Datenstrom 1' mit dem Datenstrom 11 des Abschwächers 10 und dem Datenstrom 4, des Kodierers 68 der Mischer-Kodierschaltung 3 zum Datenstrom 1'' verarbeitet.

An dem Ausgang des D/A-Wandlers 7 ist eine Last 9 angeschlossen, die z.B. durch einen Lautsprecher gebildet sein kann.

Die Spannung an der Last ist über den A/D-Wandler 20 an die Regelschleife R2 rückgekoppelt, wobei der Ausgangsdatenstrom 21 des A/D-Wandlers 20 von der Regelschleife R2 mit dem Eingangsdatenstrom 1 zum Datenstrom 1' verarbeitet wird.

Der an den Zwischenkreis 55, 56 angeschlossene Spannungsteiler 64, 65 mit dem Mittelanschluss 66 ist über die Leitung 59 mit dem Eingang des A/D-Wandlers 60 verbunden. Der Ausgangsdatenstrom 61 des D/A-Wandlers 60 wird ebenso, wie der Datenstrom 1", dem Mischer 67 der Mischer-Kodierschaltung 3 zugeführt. Dies bewirkt eine zur positiv/negativen Änderung der Zwischenkreisspannung, und damit der Versorgungsspannung des D-Verstärkers, proportionale Verkürzung/Verlängerung der Pulsweite.

Der Ausgangsdatenstrom 1" der Regelschleife R1 wird gemeinsam mit dem Datenstrom 61 des D/A-Wandlers 60 der Mischer-Kodierschaltung 3 zugeführt und von dieser zum Datenstrom 4 kodiert, der einer Treiberschaltung 45 zugeführt wird, die die D-Verstärkerstufen 43, 44 des D-Verstärkers 5 ansteuert.

P A T E N T A N S P R Ü C H E

1. Verfahren zur Erzeugung einer verstärkten leistungsstarken, in Form und Amplitude einem digitalen Eingangs-Datenstrom, vorzugsweise im bekannten I2S-Format, folgenden Wechselspannung, wobei zur Energieversorgung eine einen im wesentlichen sinusförmigen Strom entnehmende Gleichspannungsversorgung vorgesehen ist, **dadurch gekennzeichnet**, dass der Eingangs-Datenstrom in einen digitalen Signalzug umgewandelt und dieser Signalzug durch Schalten verstärkt wird, wobei aus dem verstärkten Ausgangssignal ein digitales Signal abgeleitet und mit einem dem Eingangs-Datenstrom entsprechenden digitalen Signal verglichen und die Verstärkung des Eingangs-Datenstromes durch Schalten durch ein allfällig ermitteltes digitales Differenzsignal im Sinne einer Kongruenz des verstärkten Signals mit dem Eingangs-Datenstrom beeinflusst wird, wobei ein der Welligkeit der Gleichspannungsversorgung entsprechendes Signal dem Eingangs-Datenstrom oder einem von diesem abgeleiteten Signal zugemischt wird.
2. Vorrichtung zur Durchführung des Verfahrens nach Anspruch 1 zur Erzeugung einer leistungsstarken, in Form und Amplitude einem digitalen Eingangs-Datenstrom vorzugsweise im bekannten I2S-Format folgenden Wechselspannung mittels mindestens einer D-Verstärkerstufe bestehend aus einer Gleichspannungsversorgung und mindestens einem Schalttransistor, einem angeschlossenen D/A-Wandler und einer daran angeschlossenen Last, vorzugsweise einem Stellglied oder einem Lautsprecher, **dadurch gekennzeichnet**, dass eine digital arbeitende eine Regeleinrichtung (13) aufweisende Regelschleife (R2, R3) vorgesehen ist, die einen Komparator (19) aufweist, der ausgangsseitig mit dem

Regler (13) in Verbindung steht und eingangsseitig mit dem Eingang und dem Ausgang der Vorrichtung in Verbindung steht und von einem dem digitalen Eingangs-Signal (1, 1') und einem dem Ausgangs-Signal (6, 31) entsprechenden digitalen Signal (11, 21) beaufschlagt ist, wobei an die Gleichspannungsversorgung (55, 56) ein Spannungsteiler (64, 65) angeschlossen ist, dessen Mittelabgriff (66) über einen A/D-Wandler (60) mit einem Mischer (67) verbunden ist, dessen zweiter Eingang mit dem Eingang der Vorrichtung in Verbindung steht und dessen Ausgang mit einem D-Verstärker (5) in Verbindung steht. (Fig. 3, Fig. 4, Fig 8)

3. Vorrichtung nach Anspruch 2, **dadurch gekennzeichnet**, dass der Regelschleife ein Prädiktor (12) vorgeschaltet ist, der eingangsseitig vom Eingangs-Datenstrom (1) und, zumindest zeitweilig, von Signalen beaufschlagt ist, die von einer dem Stellglied (9) nachgeordneten Signalstrecke abgeleitet sind. (Fig. 1)
4. Vorrichtung nach Anspruch 2 oder 3, **dadurch gekennzeichnet**, dass der Komparator (19) über einen Wandler (20) zur Umwandlung eines digitalen Signalzuges in Datenwörter an dem Ausgang der D-Verstärkerstufe (5) angeschlossen ist und der zweite Eingang des Komparators (19) mit dem Eingang der Vorrichtung in Verbindung steht und vom Eingangs-Datenstrom, gegebenenfalls über den Prädiktor (12) beaufschlagt und ausgangseitig mit der Regeleinrichtung (13) verbunden ist. (Fig. 3)
5. Vorrichtung nach Anspruch 2 oder 3, **dadurch gekennzeichnet**, dass der Komparator (19) über einen A/D-Wandler (20) an den Ausgang des der Last vorgeschalteten D/A-Wandlers (7) angeschlossen ist und der zweite Eingang des Komparators (19) gegebenenfalls über ein Vorfilter (22) mit dem Eingang der

Vorrichtung in Verbindung steht und vom Eingangs-Datenstrom beaufschlagt ist.

6. Vorrichtung nach Anspruch 2, **dadurch gekennzeichnet**, dass ein Komparator (14) eingangsseitig mit einem Ausgang einer einer Regeleinrichtung (2) nachgeschalteten Mischer-Kodierschaltung (3) und dem Ausgang des D-Verstärkers (5), gegebenenfalls über einen Abschwächer (10), verbunden ist und ausgangsseitig über einen Kodierer (16) mit dem Regler (13) verbunden ist.
7. Vorrichtung nach einem der Ansprüche 2 bis 6, **dadurch gekennzeichnet**, dass zwei Regelschleifen (R1, R2) vorgesehen sind, wobei bei einer Regelschleife (R2) der Komparator (19) (Fig. 3) über einen Wandler (20) zur Umwandlung eines digitalen Signalzuges in Datenwörter an dem Ausgang der D-Verstärkerstufe (5) angeschlossen ist und der zweite Eingang dieses Komparators (19) mit dem Eingang der Vorrichtung in Verbindung steht und vom Eingangs-Datenstrom beaufschlagt ist, welcher Komparator ausgangsseitig mit einer ersten Regeleinrichtung (13) verbunden ist, und in der zweiten Regelschleife (R1) (Fig. 2) ein weiterer Komparator (14) eingangsseitig an einen Ausgang einer einer weiteren Regeleinrichtung (13) nachgeschalteten Mischer-Kodierschaltung (3) und an den Ausgang des D-Verstärkers (5), gegebenenfalls über einen Abschwächer (10), angeschlossen ist und ausgangsseitig über einen Kodierer (16) mit der zweiten Regeleinrichtung (13) verbunden ist, wobei die Regelschleifen (R1, R2) in Reihe geschaltet sind.
8. Vorrichtung nach einem der Ansprüche 2 bis 6, **dadurch gekennzeichnet**, dass zwei Regelschleifen (R1, R3) vorgesehen sind, wobei bei einer Regelschleife (R3) (Fig. 4) der Komparator (19) über einen A/D-Wandler (20) mit dem Ausgang des D/A Wandlers (7) und der zweite Eingang dieses

Komparators (19), gegebenenfalls über ein Vorfilter (22) mit dem Eingang der Vorrichtung in Verbindung steht und vom Eingangs-Datenstrom beaufschlagt ist, wobei der Komparator (19) ausgangsseitig mit einer ersten Regeleinrichtung (13) verbunden ist, und in der zweiten Regelschleife (R1) (Fig. 2) ein weiterer Komparator (14) eingangsseitig mit einem Ausgang einer weiteren Regeleinrichtung (13) nachgeschalteten Mischer-Kodierschaltung (3) und an den Ausgang des D-Verstärkers (5), gegebenenfalls über einen Abschwächer (10), verbunden ist und ausgangsseitig über einen Kodierer (16) mit der zweiten Regeleinrichtung (13) verbunden ist, wobei die Regelschleifen (R3, R1) in Reihe geschaltet sind. (Fig. 6)

9. Vorrichtung nach Anspruch 7 und 8, **dadurch gekennzeichnet**, dass drei Regelschleifen (R1, R2, R3) (Fig. 7) vorgesehen sind, wobei bei einer Regelschleife (R3) (Fig. 4) der Komparator (19) über einen A/D-Wandler (20) mit dem Ausgang des D/A Wandlers (7) und der zweite Eingang dieses Komparators (19), gegebenenfalls über ein Vorfilter (22) mit dem Eingang der Vorrichtung in Verbindung steht und vom Eingangs-Datenstrom beaufschlagt ist, welcher Komparator (19) ausgangsseitig mit einer ersten Regeleinrichtung (13) verbunden ist, und in der zweiten Regelschleife (R2) (Fig. 3) der Komparator (19) über einen Wandler (20) zur Umwandlung eines digitalen Signalzuges in Datenwörter an dem Ausgang der D-Verstärkerstufe (5) angeschlossen ist und der zweite Eingang dieses Komparators (19) vom Ausgangs-Datenstrom der ersten, äußersten Regelschleife (R3) (Fig. 4) beaufschlagt ist, welcher ausgangsseitig mit einer zweiten Regeleinrichtung (13) verbunden ist, deren Ausgangsdatenstrom eine weitere Regeleinrichtung (13) in einer dritten Regelschleife (R1) (Fig. 2) beaufschlagt, in welcher dritten Regelschleife (R1) ein weiterer Komparator

(14) eingangsseitig mit einem Ausgang einer der weiteren Regeleinrichtung (13) der dritten Regelschleife (R1) nachgeschalteten Mischer-Kodierschaltung (3) und mit dem Ausgang des D-Verstärkers (5), gegebenenfalls über einen Abschwächer (10), verbunden ist und ausgangsseitig über einen Kodierer (16) mit der dritten Regeleinrichtung (13) verbunden ist, wobei die Regelschleifen (R1, R2, R3) (Fig. 7) in Reihe geschaltet sind.

10. Vorrichtung nach einem der Ansprüche 2 bis 9, **dadurch gekennzeichnet**, dass mehrere parallel geschaltete Verstärkerstufen (V2, V3, V4, V5) mit D-Verstärkern (5), bestehend aus einer Spannungsversorgung und mindestens einem Schalttransistor, einem angeschlossenen D/A-Wandler und einer daran angeschlossenen Last, z.B. einem Stellglied (9) z.B. einem Lautsprecher, vorgesehen sind denen ein Multiplexer (30) vorgeschaltet ist, wobei jeder D-Verstärkerstufe (5) eine digitale Regelschleife (R2, R3) zugeordnet ist.
11. Vorrichtung nach einem der Ansprüche 2 bis 9 und 10, **dadurch gekennzeichnet**, dass mehrere parallel geschaltete Verstärkerstufen (V2, V3, V4, V5) mit D-Verstärkern (5), bestehend aus einer Spannungsversorgung und mindestens einem Schalttransistor, einem angeschlossenen D/A-Wandler und einer daran angeschlossenen Last, z.B. einem Stellglied (9) z.B. einem Lautsprecher, vorgesehen sind denen ein Multiplexer (30) vorgeschaltet ist, wobei jeder D-Verstärkerstufe (5) ein Prädiktor (2') zugeordnet ist.

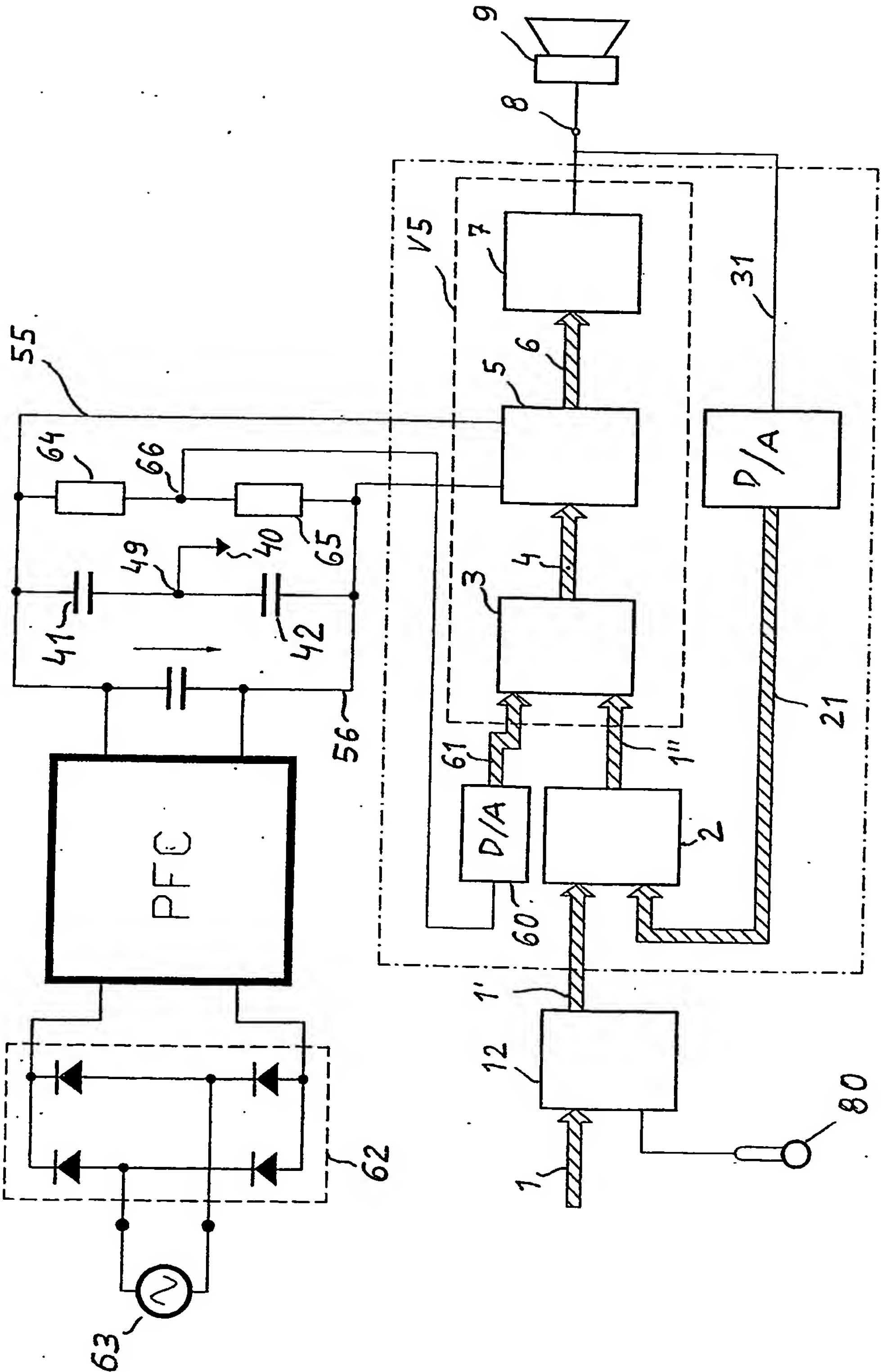


Fig. 1

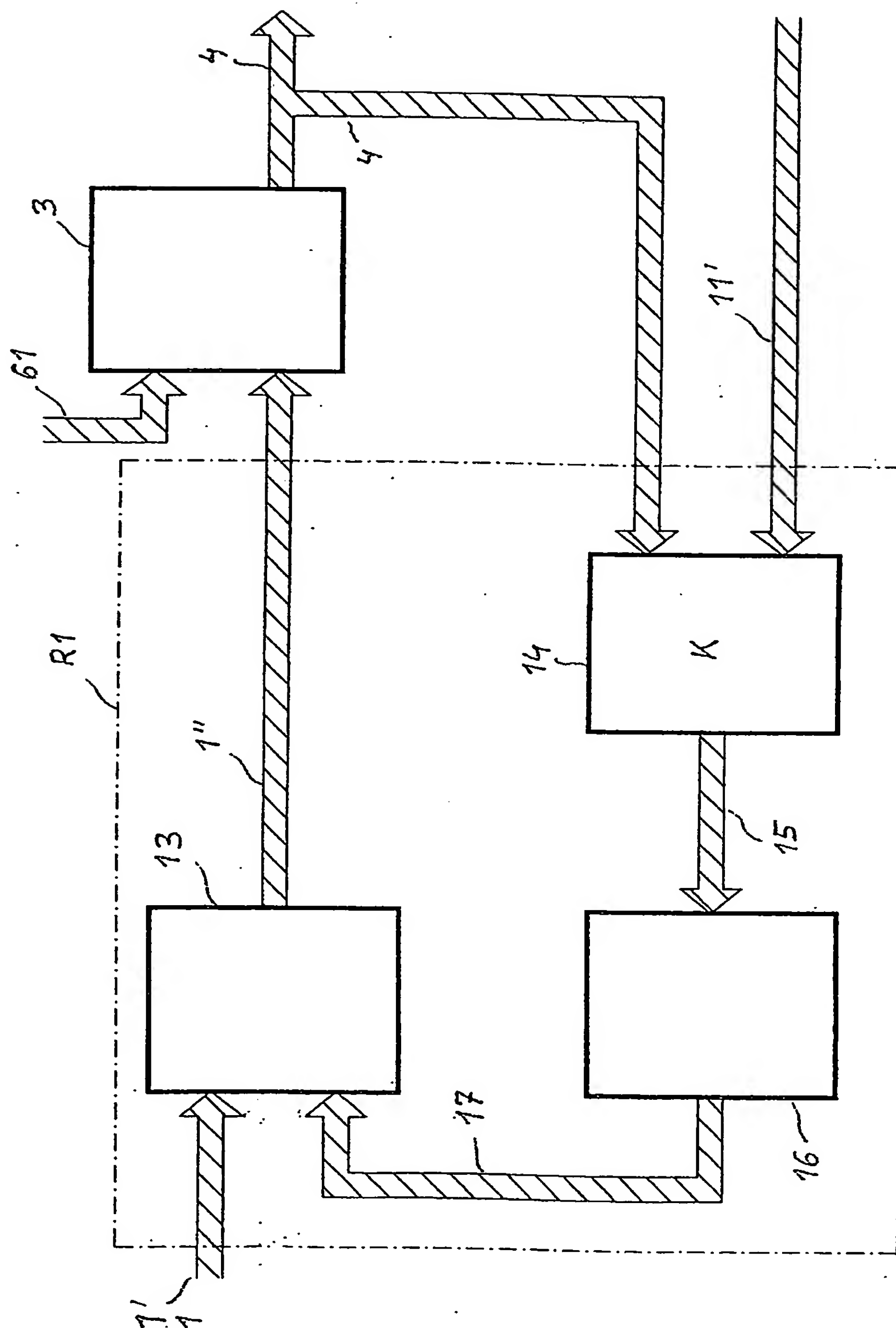


Fig. 2

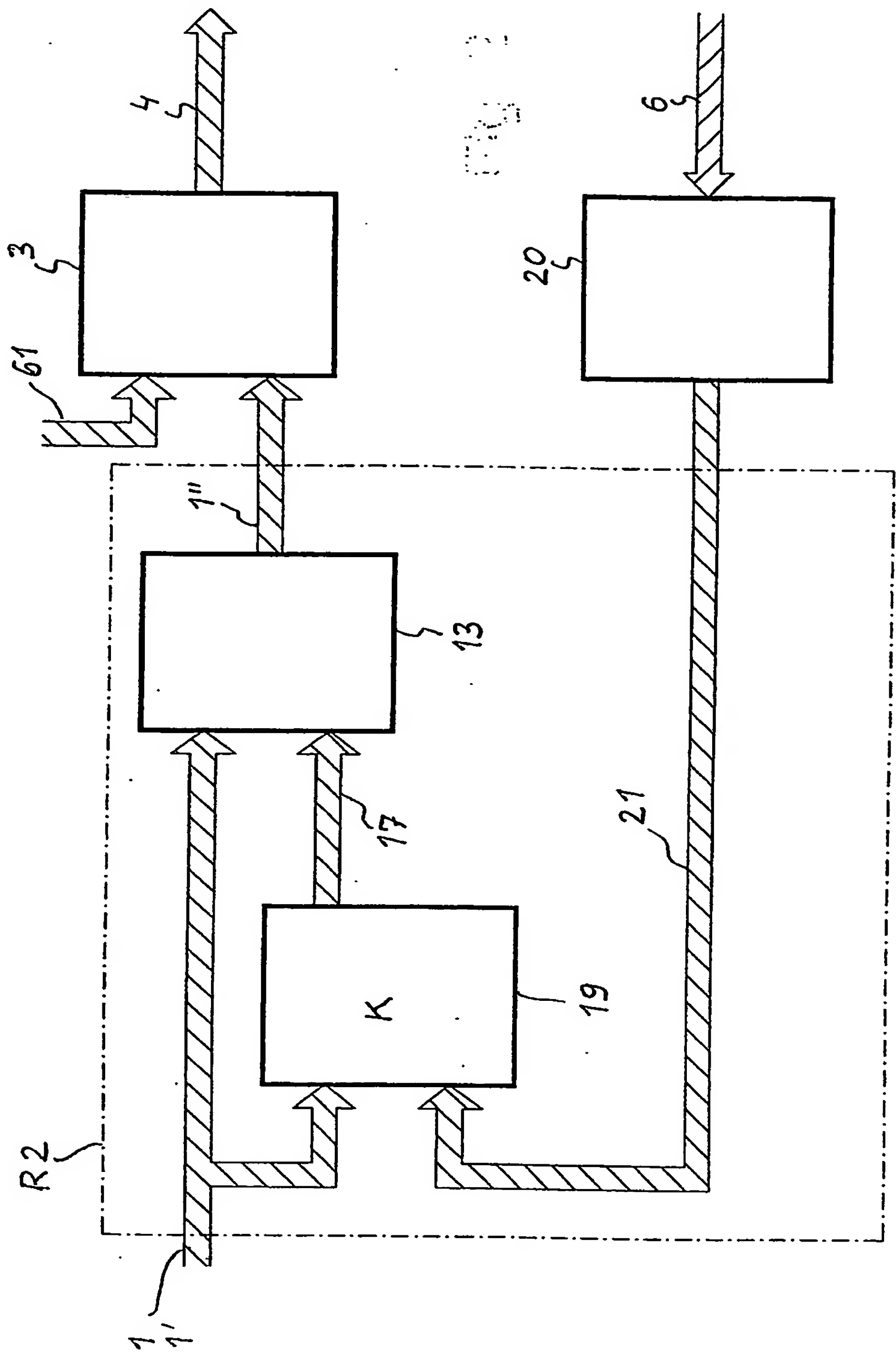


Fig. 3

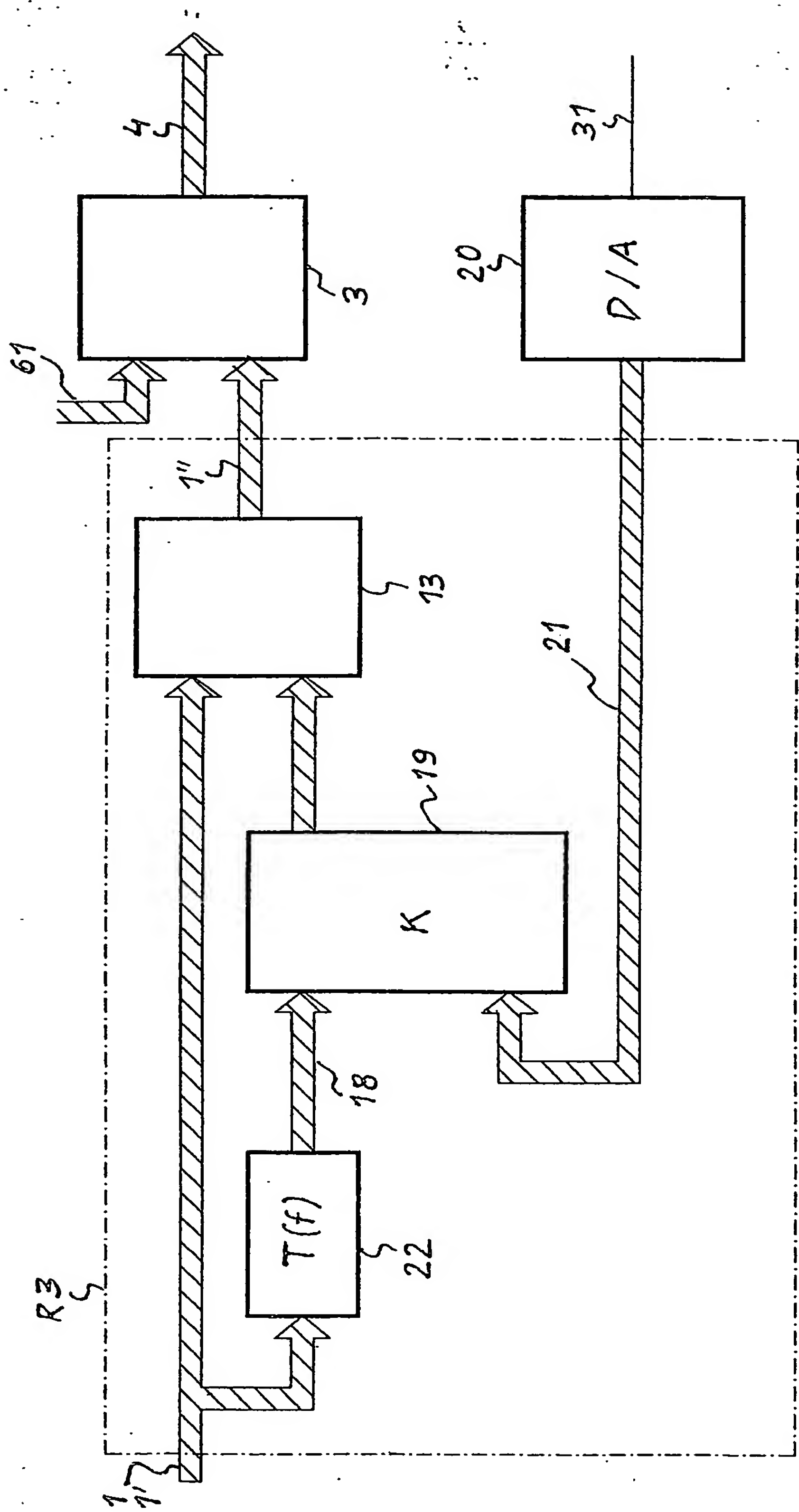


Fig. 4

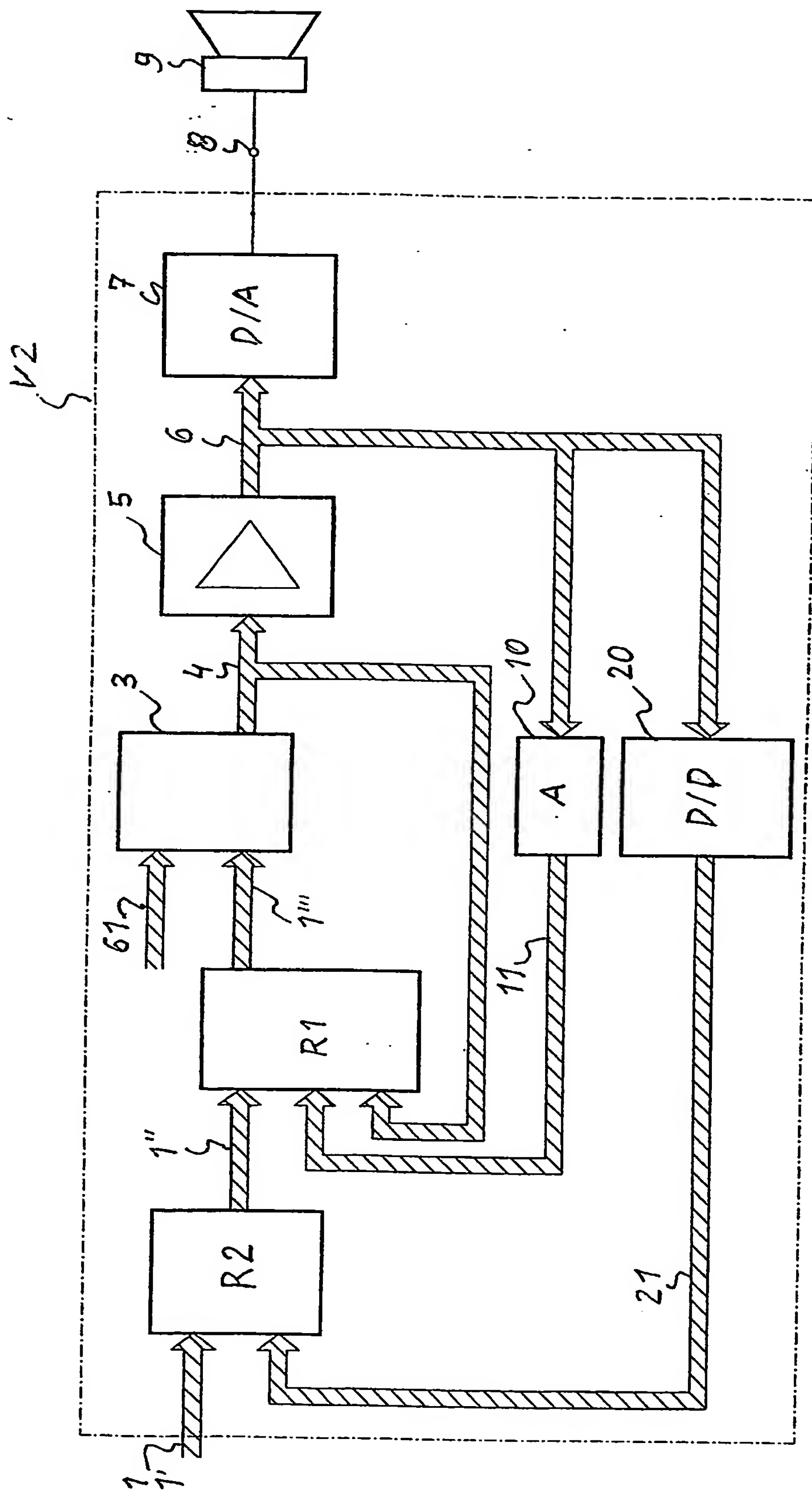


Fig. 5

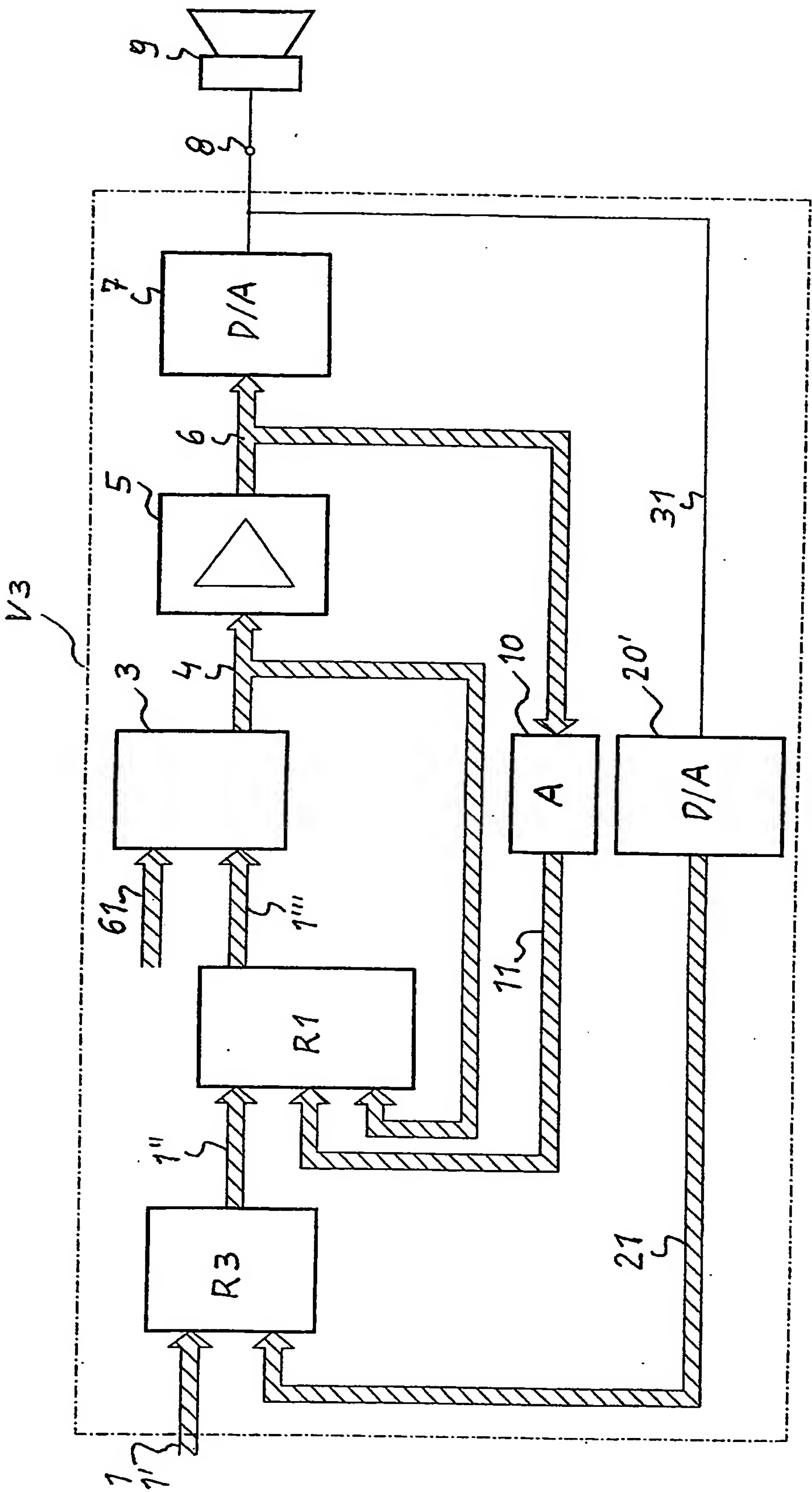


Fig. 6

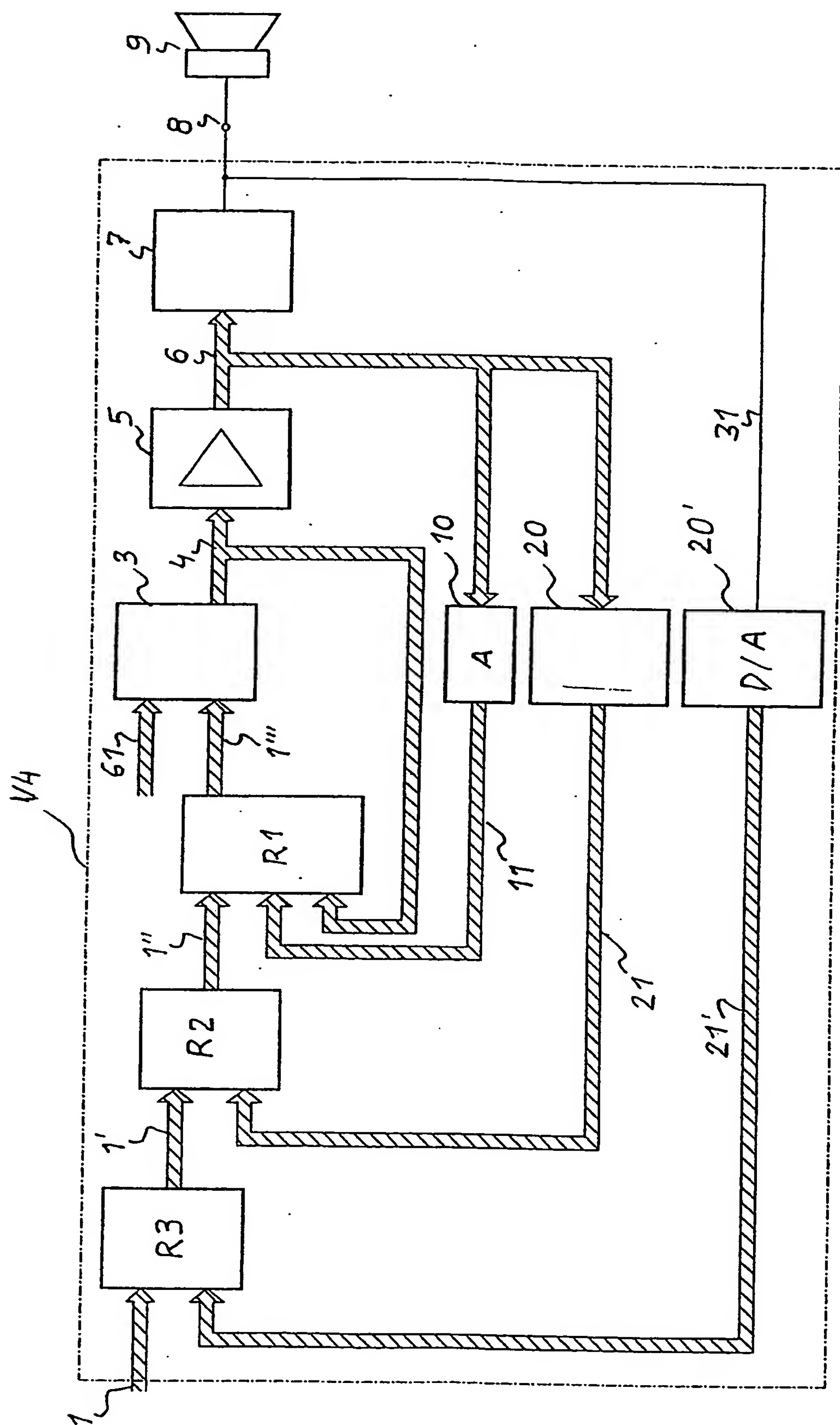


Fig. 7

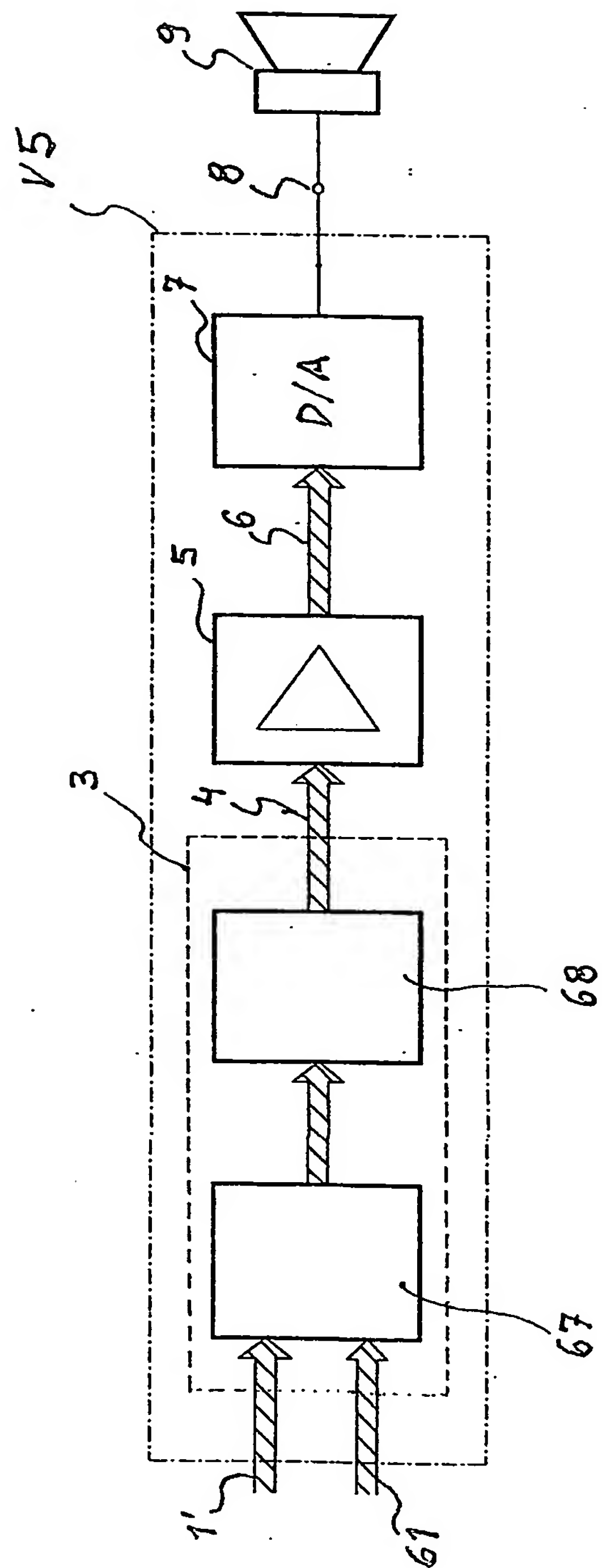


Fig. 8

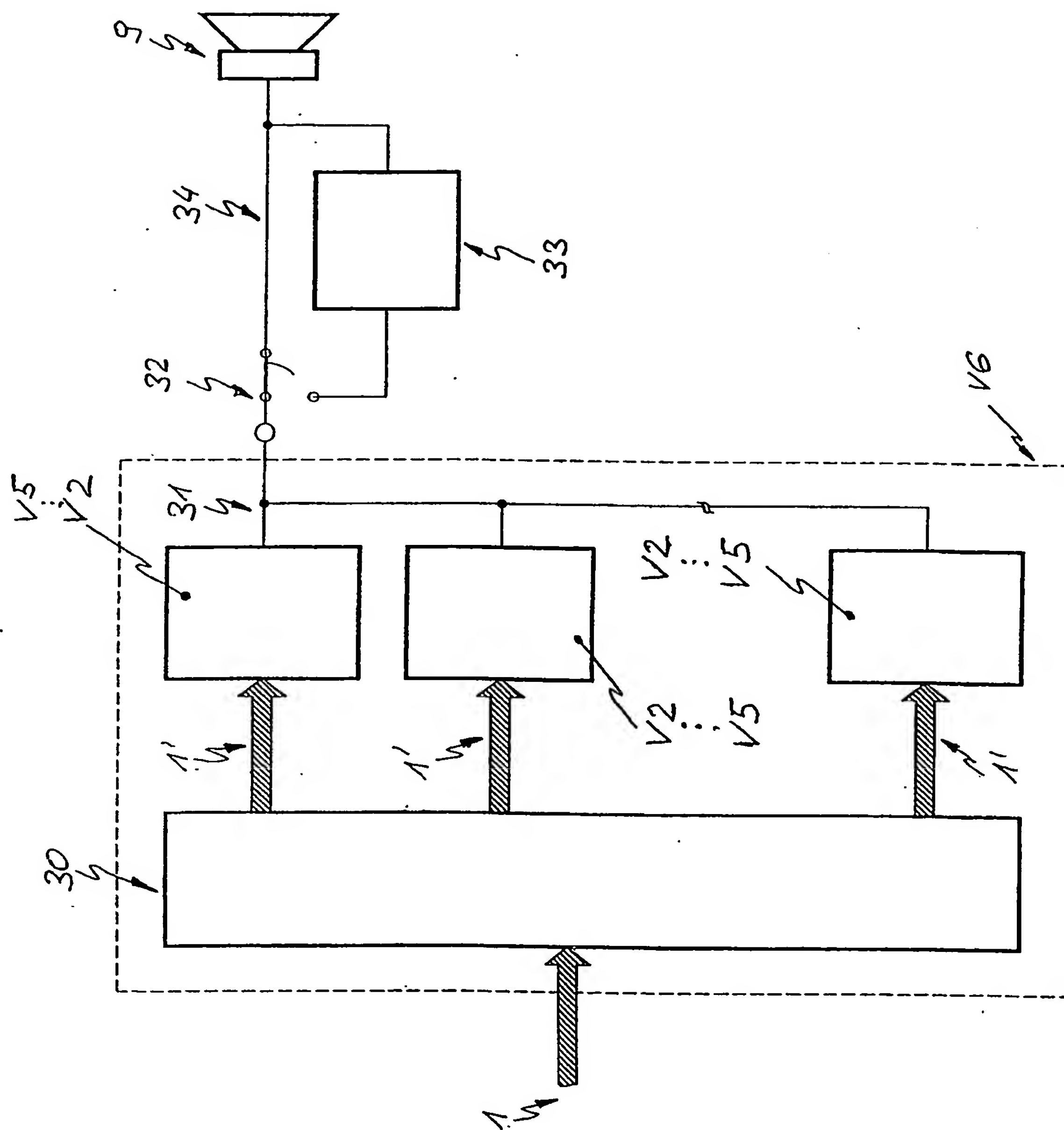


Fig. 9

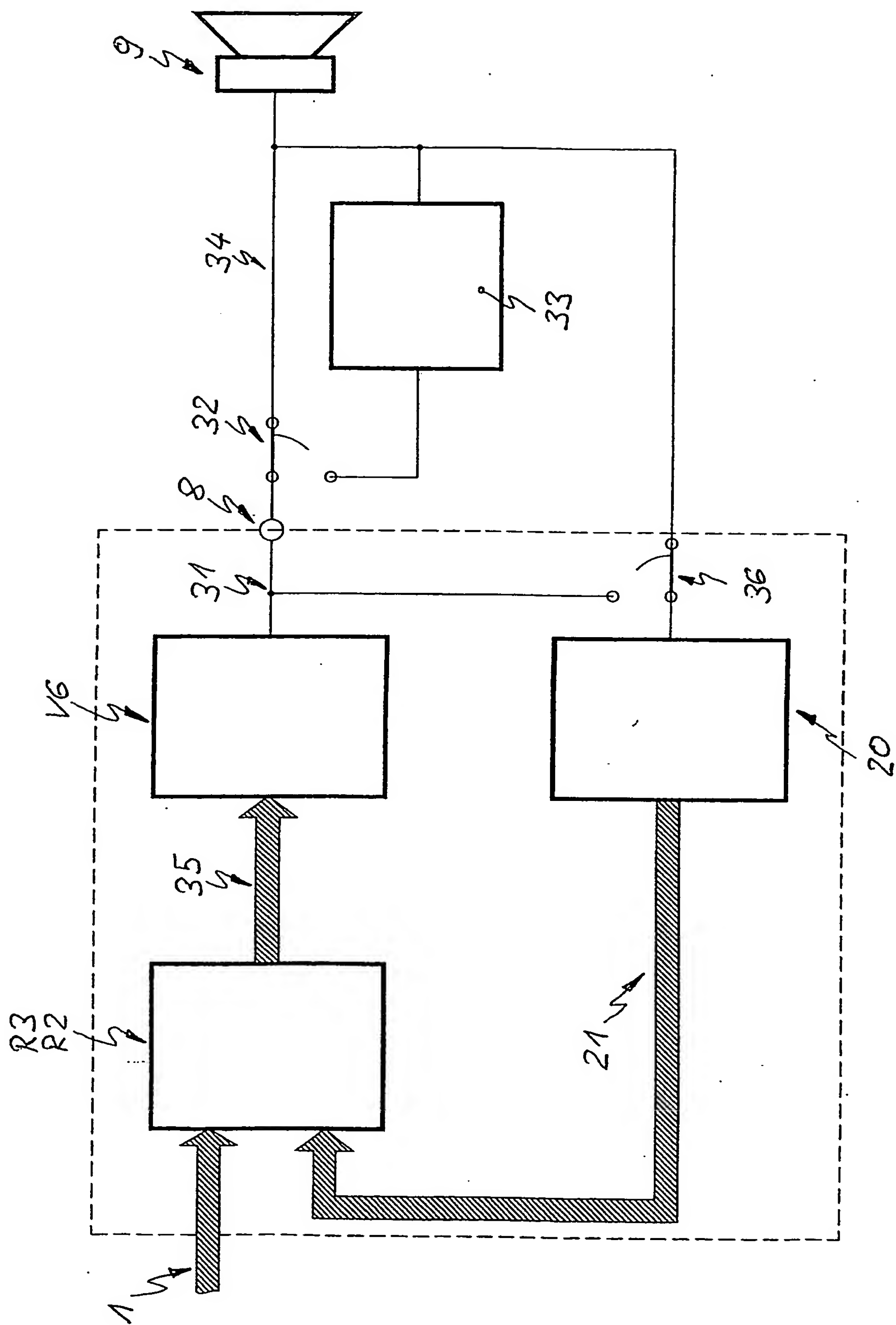


Fig. 10

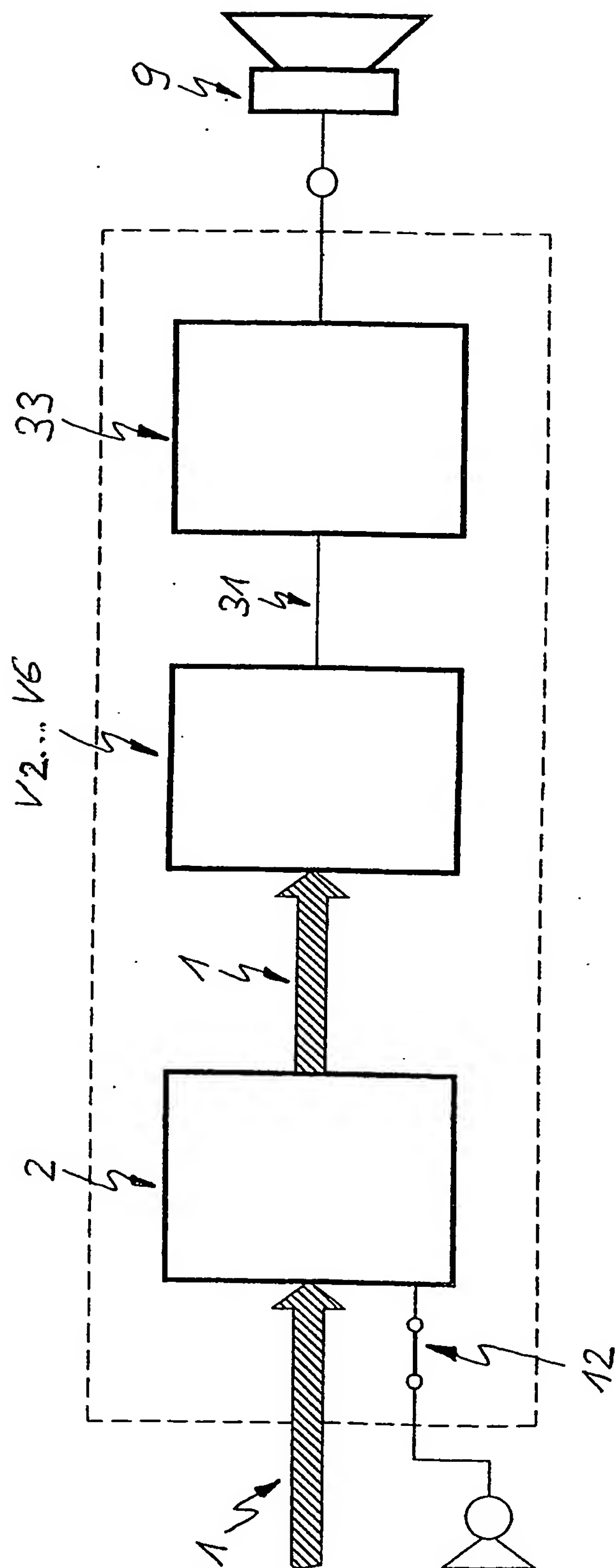
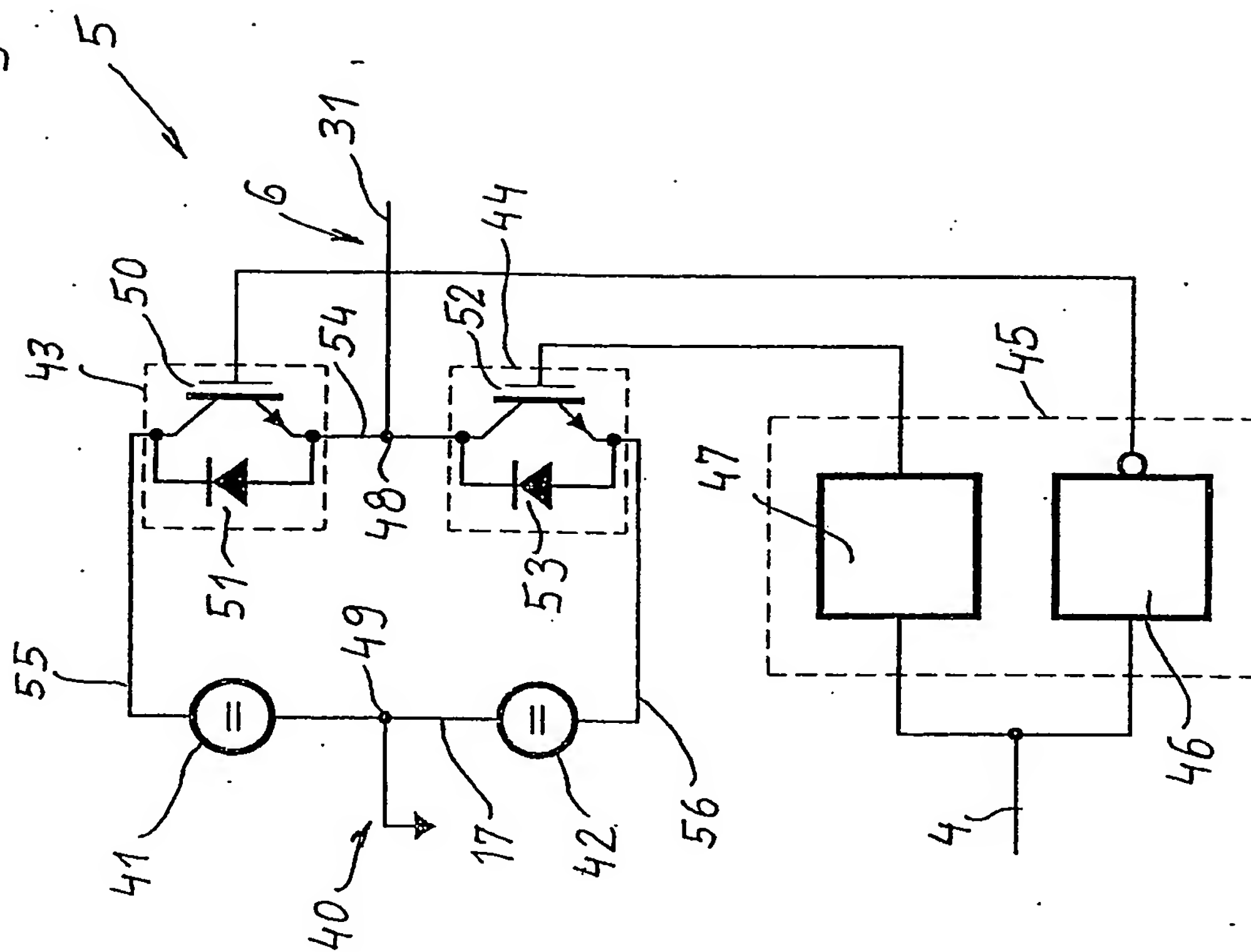


Fig. 11

Fig. 12



14/14

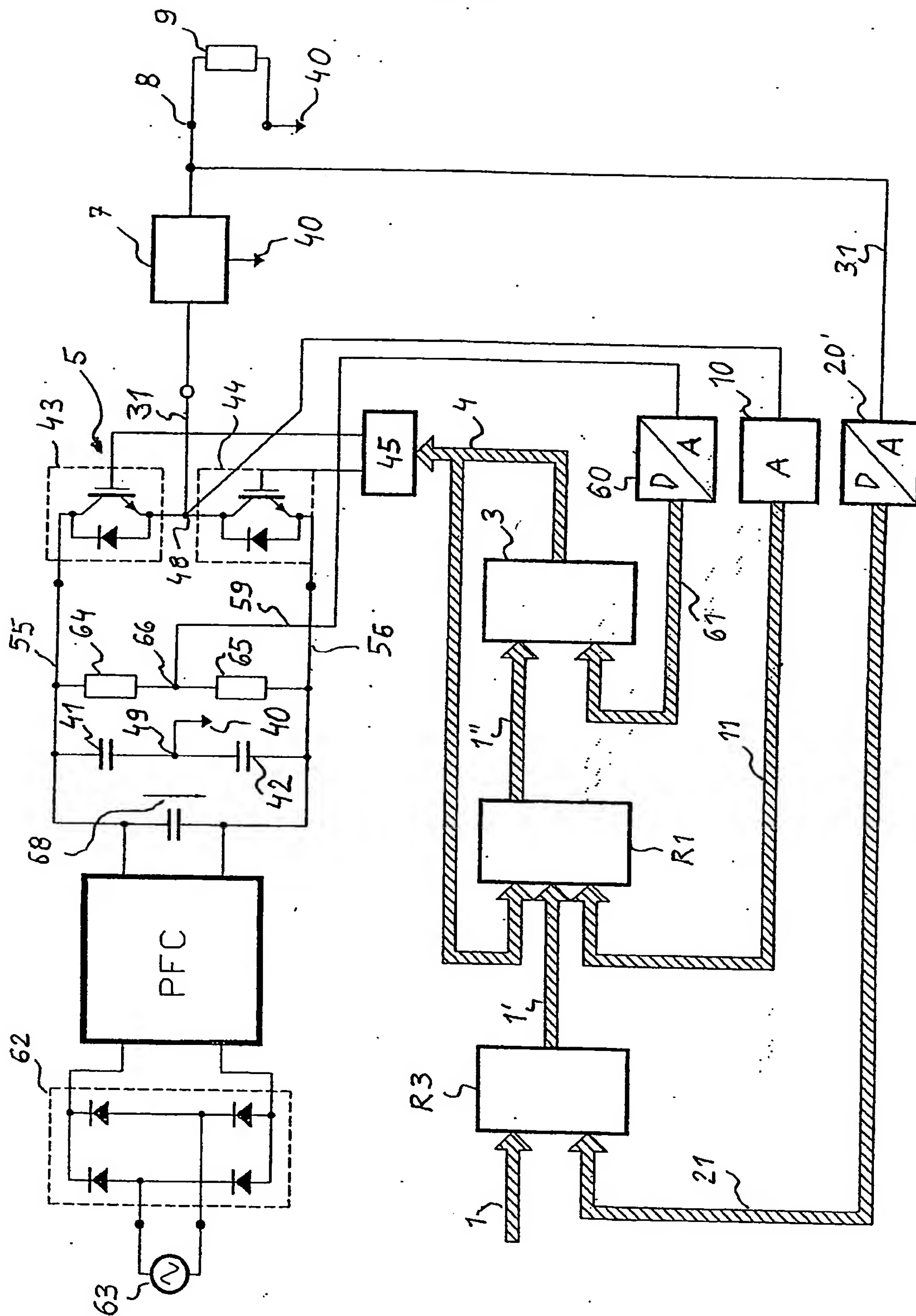


Fig. 14

INTERNATIONAL SEARCH REPORT

International Application No
PCT/AT 02/00338

A. CLASSIFICATION OF SUBJECT MATTER
IPC 7 H03F3/217

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
IPC 7 H03F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

EPO-Internal

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	US 5 559 467 A (SMEDLEY KEYUE M) 24 September 1996 (1996-09-24) column 6, line 13 -column 6, line 24; figures 5,9	1-11
Y	HANCOCK J: "A CLASS D AMPLIFIER USING MOSFETS WITH REDUCED MINORITY CARRIER LIFETIME*", JOURNAL OF THE AUDIO ENGINEERING SOCIETY, AUDIO ENGINEERING SOCIETY, NEW YORK, US, VOL. 39, NR. 9, PAGE(S) 650-662 XP000226144 ISSN: 0004-7554 Section 4	1-11

☒ Further documents are listed in the continuation of box C.

☒ Patent family members are listed in annex.

* Special categories of cited documents:

- *A* document defining the general state of the art which is not considered to be of particular relevance
- *E* earlier document but published on or after the international filing date
- *L* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- *O* document referring to an oral disclosure, use, exhibition or other means
- *P* document published prior to the international filing date but later than the priority date claimed

- *T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- *X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- *Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
- *Z* document member of the same patent family

Date of the actual completion of the international search

24 February 2003

Date of mailing of the international search report

11/03/2003

Name and mailing address of the ISA

European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl
Fax (+31-70) 340-3016

Authorized officer

Agerbaek, T

INTERNATIONAL SEARCH REPORT

International Application No

PCT/AT 02/00338

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	QIAO C ET AL: "A TOPOLOGY SURVEY OF SINGLE-STAGE POWER FACTOR CORRECTOR WITH A BOOST TYPE INPUT-CURRENT-SHAPER", APEC 2000. 15TH. ANNUAL IEEE APPLIED POWER ELECTRONICS CONFERENCE AND EXPOSITION. NEW ORLEANS, LA, FEB. 6-10, 2000, ANNUAL APPLIED POWER ELECTRONICS CONFERENCE, NEW YORK, NY: IEEE, US, VOL. VOL. 1 OF 2. CONF. 15, PAGE(S) 460-467 XP001036175 ISBN: 0-7803-5865-1 page 460	1-11
Y	US 4 458 362 A (BERKOVITZ ROBERT A ET AL) 3 July 1984 (1984-07-03) abstract; figure 2	3,11
Y	US 4 688 258 A (KUNUGI YOSHIRO ET AL) 18 August 1987 (1987-08-18) abstract; figures 1,2	3,11
Y	US 4 610 024 A (SCHULHOF MICHAEL P) 2 September 1986 (1986-09-02) abstract; figure 1	3,11
Y	US 5 481 615 A (EATWELL GRAHAM P ET AL) 2 January 1996 (1996-01-02) abstract; figure 3	3,11
Y	S. LOGAN, M.O.J HAWKSFORD: "Linearization of class d output stages for high-performance audio power amplifiers" 8 July 1994 (1994-07-08), IEE, 'ADVANCED A-D AND D-A CONVERSION TECHNIQUES AND THEIR APPLICATIONS', 1994 CONFERENCE, PUBLICATION NO XP002232332 the whole document	4-6
Y	NIELSEN K: "PEDEC-a novel pulse referenced control method for high quality digital PWM switching power amplification", POWER ELECTRONICS SPECIALISTS CONFERENCE, 1998. PESC 98 RECORD. 29TH ANNUAL IEEE FUKUOKA, JAPAN 17-22 MAY 1998, NEW YORK, NY, USA, IEEE, US, PAGE(S) 200-207 XP010294870 ISBN: 0-7803-4489-8 the whole document	4-6
Y	KLUGBAUER-HEILMEIER J: "A SIGMA DELTA MODULATED SWITCHING POWER AMP", JOURNAL OF THE AUDIO ENGINEERING SOCIETY, AUDIO ENGINEERING SOCIETY. NEW YORK, US, NR. 3227, PAGE(S) 1-18 XP001055539 ISSN: 0004-7554 figure 6	4
	-/-	

INTERNATIONAL SEARCH REPORT

In International Application No
PCT/AT 02/00338

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	EP 1 104 094 A (NOKIA MOBILE PHONES LTD) 30 May 2001 (2001-05-30) figures 5,6	4
Y	WATANABE S ET AL: "Digitally-controlled optimum current tracking scheme of two-paralleled high-power PWM amplifier for magnetic resonance imaging", POWER ELECTRONICS SPECIALISTS CONFERENCE, 1997. PESC '97 RECORD., 28TH ANNUAL IEEE ST. LOUIS, MO, USA 22-27 JUNE 1997, NEW YORK, NY, USA, IEEE, US, PAGE(S) 686-691 XP010241617 ISBN: 0-7803-3840-5 the whole document	4-6
Y	WATANABE S ET AL: "Analysis on a PWM power conversion amplifier with IGBT macro model to generate gradient magnetic fields in MRI systems", POWER ELECTRONICS AND DRIVE SYSTEMS, 1999. PEDS '99. PROCEEDINGS OF THE IEEE 1999 INTERNATIONAL CONFERENCE ON HONG KONG 27-29 JULY 1999, PISCATAWAY, NJ, USA, IEEE, US, PAGE(S) 127-132 XP010352078 ISBN: 0-7803-5769-8 the whole document	4-6
Y	TAKANO H ET AL: "Multiple-bridge PWM current-regulated power amplifier for magnetic resonance imaging system and its feasible digital control implementation", INDUSTRIAL ELECTRONICS SOCIETY, 1999. IECON '99 PROCEEDINGS. THE 25TH ANNUAL CONFERENCE OF THE IEEE SAN JOSE, CA, USA 29 NOV.-3 DEC. 1999, PISCATAWAY, NJ, USA, IEEE, US, PAGE(S) 785-790 XP010366646 ISBN: 0-7803-5735-3 the whole document	4-6
Y	US 6 107 876 A (O'BRIEN THOMAS JOSEPH) 22 August 2000 (2000-08-22) abstract; figures 1-3B	1,4
A	WO 98 19391 A (BANG & OLUFSEN AS ;KARSTEN NIELSEN (DK)) 7 May 1998 (1998-05-07) the whole document	7-9
A	US 6 150 969 A (MELANSON JOHN LAURENCE) 21 November 2000 (2000-11-21) the whole document	7-9
A	US 4 773 096 A (KIRN LARRY J) 20 September 1988 (1988-09-20) abstract; figures 1-3	7-9

INTERNATIONAL SEARCH REPORT

Information on patent family members

In International Application No
PCT/AT 02/00338

Patent document cited in search report		Publication date	Patent family member(s)	Publication date
US 5559467	A	24-09-1996	NONE	
US 4458362	A	03-07-1984	EP 0094762 A2 JP 59032299 A	23-11-1983 21-02-1984
US 4688258	A	18-08-1987	JP 61108213 A	26-05-1986
US 4610024	A	02-09-1986	NONE	
US 5481615	A	02-01-1996	CA 2159590 A1 DE 69423098 D1 DE 69423098 T2 EP 0694197 A1 WO 9423419 A1	13-10-1994 30-03-2000 09-11-2000 31-01-1996 13-10-1994
EP 1104094	A	30-05-2001	FI 992540 A EP 1104094 A1	27-05-2001 30-05-2001
US 6107876	A	22-08-2000	NONE	
WO 9819391	A	07-05-1998	AU 734813 B2 AU 4772897 A CN 1235711 A WO 9819391 A2 EP 0935846 A2 JP 3346579 B2 JP 2001503575 T KR 2000052932 A US 6297692 B1	21-06-2001 22-05-1998 17-11-1999 07-05-1998 18-08-1999 18-11-2002 13-03-2001 25-08-2000 02-10-2001
US 6150969	A	21-11-2000	US 5815102 A AU 1310000 A EP 1116333 A2 WO 0019615 A2 AU 2823897 A EP 0978165 A1 WO 9748185 A1	29-09-1998 17-04-2000 18-07-2001 06-04-2000 07-01-1998 09-02-2000 18-12-1997
US 4773096	A	20-09-1988	NONE	

INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen

PCT/AT 02/00338

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES

IPK 7 H03F3/217

Nach der Internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK

B. RECHERCHIERTE GEBIETE

Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)

IPK 7 H03F

Recherchierte aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

EPO-Internal

C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
Y	US 5 559 467 A (SMEDLEY KEYUE M) 24. September 1996 (1996-09-24) Spalte 6, Zeile 13 -Spalte 6, Zeile 24; Abbildungen 5,9	1-11
Y	--- HANCOCK J: "A CLASS D AMPLIFIER USING MOSFETS WITH REDUCED MINORITY CARRIER LIFETIME*", JOURNAL OF THE AUDIO ENGINEERING SOCIETY, AUDIO ENGINEERING SOCIETY. NEW YORK, US, VOL. 39, NR. 9, PAGE(S) 650-662 XP000226144 ISSN: 0004-7554 Section 4 --- -/-	1-11

☒ Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen

☒ Siehe Anhang Patentfamilie

* Besondere Kategorien von angegebenen Veröffentlichungen :

A Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

E älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

L Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

O Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

P Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

T Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

X Veröffentlichung von besonderer Bedeutung, die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden

Y Veröffentlichung von besonderer Bedeutung, die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

g Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche

24. Februar 2003

Absendedatum des internationalen Recherchenberichts

11/03/2003

Name und Postanschrift der internationalen Recherchenbehörde

Europäisches Patentamt, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel (+31-70) 340-2040, Tx. 31 651 epo nl,
Fax (+31-70) 340-3016

Bevollmächtigter Bediensteter

Agerbaek, T

INTERNATIONALER RECHERCHENBERICHT

ptionales Aktenzeichen
PCI/AT 02/00338

C.(Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN		
Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
Y	QIAO C ET AL: "A TOPOLOGY SURVEY OF SINGLE-STAGE POWER FACTOR CORRECTOR WITH A BOOST TYPE INPUT-CURRENT-SHAPER", APEC 2000. 15TH. ANNUAL IEEE APPLIED POWER ELECTRONICS CONFERENCE AND EXPOSITION. NEW ORLEANS, LA, FEB. 6-10, 2000, ANNUAL APPLIED POWER ELECTRONICS CONFERENCE, NEW YORK, NY: IEEE, US, VOL. 1 OF 2. CONF. 15, PAGE(S) 460-467 XP001036175 ISBN: 0-7803-5865-1 Seite 460	1-11
Y	US 4 458 362 A (BERKOVITZ ROBERT A ET AL) 3. Juli 1984 (1984-07-03) Zusammenfassung; Abbildung 2	3,11
Y	US 4 688 258 A (KUNUGI YOSHIRO ET AL) 18. August 1987 (1987-08-18) Zusammenfassung; Abbildungen 1,2	3,11
Y	US 4 610 024 A (SCHULHOF MICHAEL P) 2. September 1986 (1986-09-02) Zusammenfassung; Abbildung 1	3,11
Y	US 5 481 615 A (EATWELL GRAHAM P ET AL) 2. Januar 1996 (1996-01-02) Zusammenfassung; Abbildung 3	3,11
Y	S. LOGAN, M.O.J HAWKSFORD: "Linearization of class d output stages for high-performance audio power amplifiers" 8. Juli 1994 (1994-07-08), IEE, 'ADVANCED A-D AND D-A CONVERSION TECHNIQUES AND THEIR APPLICATIONS', 1994 CONFERENCE, PUBLICATION NO XP002232332 das ganze Dokument	4-6
Y	NIELSEN K: "PEDEC-a novel pulse referenced control method for high quality digital PWM switching power amplification", POWER ELECTRONICS SPECIALISTS CONFERENCE, 1998. PESC 98 RECORD. 29TH ANNUAL IEEE FUKUOKA, JAPAN 17-22 MAY 1998, NEW YORK, NY, USA, IEEE, US, PAGE(S) 200-207 XP010294870 ISBN: 0-7803-4489-8 das ganze Dokument	4-6
Y	KLUGBAUER-HEILMEIER J: "A SIGMA DELTA MODULATED SWITCHING POWER AMP", JOURNAL OF THE AUDIO ENGINEERING SOCIETY, AUDIO ENGINEERING SOCIETY. NEW YORK, US, NR. 3227, PAGE(S) 1-18 XP001055539 ISSN: 0004-7554 Abbildung 6	4

	-/--	

INTERNATIONALER RECHERCHENBERICHT

ationales Aktenzeichen
PCI/AT 02/00338

C.(Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN		
Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
Y	EP 1 104 094 A (NOKIA MOBILE PHONES LTD) 30. Mai 2001 (2001-05-30) Abbildungen 5,6	4
Y	WATANABE S ET AL: "Digitally-controlled optimum current tracking scheme of two-paralleled high-power PWM amplifier for magnetic resonance imaging", POWER ELECTRONICS SPECIALISTS CONFERENCE, 1997. PESC '97 RECORD., 28TH ANNUAL IEEE ST. LOUIS, MO, USA 22-27 JUNE 1997, NEW YORK, NY, USA, IEEE, US, PAGE(S) 686-691 XP010241617 ISBN: 0-7803-3840-5 das ganze Dokument	4-6
Y	WATANABE S ET AL: "Analysis on a PWM power conversion amplifier with IGBT macro model to generate gradient magnetic fields in MRI systems", POWER ELECTRONICS AND DRIVE SYSTEMS, 1999. PEDS '99. PROCEEDINGS OF THE IEEE 1999 INTERNATIONAL CONFERENCE ON HONG KONG 27-29 JULY 1999, PISCATAWAY, NJ, USA, IEEE, US, PAGE(S) 127-132 XP010352078 ISBN: 0-7803-5769-8 das ganze Dokument	4-6
Y	TAKANO H ET AL: "Multiple-bridge PWM current-regulated power amplifier for magnetic resonance imaging system and its feasible digital control implementation", INDUSTRIAL ELECTRONICS SOCIETY, 1999. IECON '99 PROCEEDINGS. THE 25TH ANNUAL CONFERENCE OF THE IEEE SAN JOSE, CA, USA 29 NOV.-3 DEC. 1999, PISCATAWAY, NJ, USA, IEEE, US, PAGE(S) 785-790 XP010366646 ISBN: 0-7803-5735-3 das ganze Dokument	4-6
Y	US 6 107 876 A (O'BRIEN THOMAS JOSEPH) 22. August 2000 (2000-08-22) Zusammenfassung; Abbildungen 1-3B	1,4
A	WO 98 19391 A (BANG & OLUFSEN AS ;KARSTEN NIELSEN (DK)) 7. Mai 1998 (1998-05-07) das ganze Dokument	7-9
A	US 6 150 969 A (MELANSON JOHN LAURENCE) 21. November 2000 (2000-11-21) das ganze Dokument	7-9
A	US 4 773 096 A (KIRN LARRY J) 20. September 1988 (1988-09-20) Zusammenfassung; Abbildungen 1-3	7-9

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/AT 02/00338

Im Recherchenbericht angeführtes Patentdokument		Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
US 5559467	A	24-09-1996	KEINE	
US 4458362	A	03-07-1984	EP JP	0094762 A2 59032299 A
				23-11-1983 21-02-1984
US 4688258	A	18-08-1987	JP	61108213 A
				26-05-1986
US 4610024	A	02-09-1986	KEINE	
US 5481615	A	02-01-1996	CA DE DE EP WO	2159590 A1 69423098 D1 69423098 T2 0694197 A1 9423419 A1
				13-10-1994 30-03-2000 09-11-2000 31-01-1996 13-10-1994
EP 1104094	A	30-05-2001	FI EP	992540 A 1104094 A1
				27-05-2001 30-05-2001
US 6107876	A	22-08-2000	KEINE	
WO 9819391	A	07-05-1998	AU AU CN WO EP JP JP KR US	734813 B2 4772897 A 1235711 A 9819391 A2 0935846 A2 3346579 B2 2001503575 T 2000052932 A 6297692 B1
				21-06-2001 22-05-1998 17-11-1999 07-05-1998 18-08-1999 18-11-2002 13-03-2001 25-08-2000 02-10-2001
US 6150969	A	21-11-2000	US AU EP WO AU EP WO	5815102 A 1310000 A 1116333 A2 0019615 A2 2823897 A 0978165 A1 9748185 A1
				29-09-1998 17-04-2000 18-07-2001 06-04-2000 07-01-1998 09-02-2000 18-12-1997
US 4773096	A	20-09-1988	KEINE	